

**Физическое проектирование канала
операций вещественной арифметики
для системы на кристалле MCST-4R**

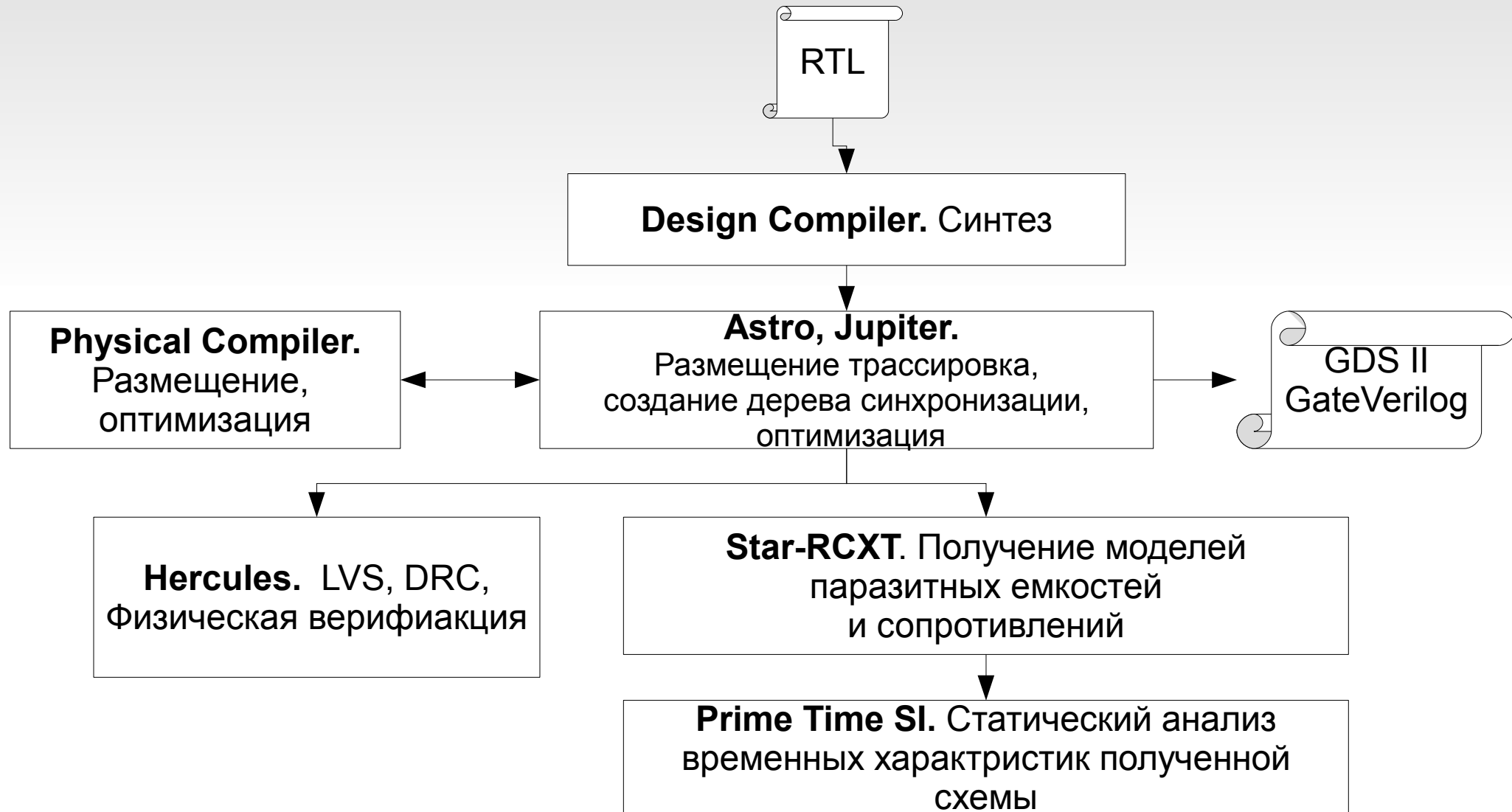
Студент: Аляутдинов М.Ш.
Руководитель: Парахин Ю.Н.

Цель работы

Физическое проектирование FPC (Floating Point Channel) со следующими требованиями:

- Разреженная сетка питания
- Тактовая частота 1ГГц
- Минимизация площади
- Минимизация энергопотребления

стандартный маршрут проектирования



Уточненное содержание этапов

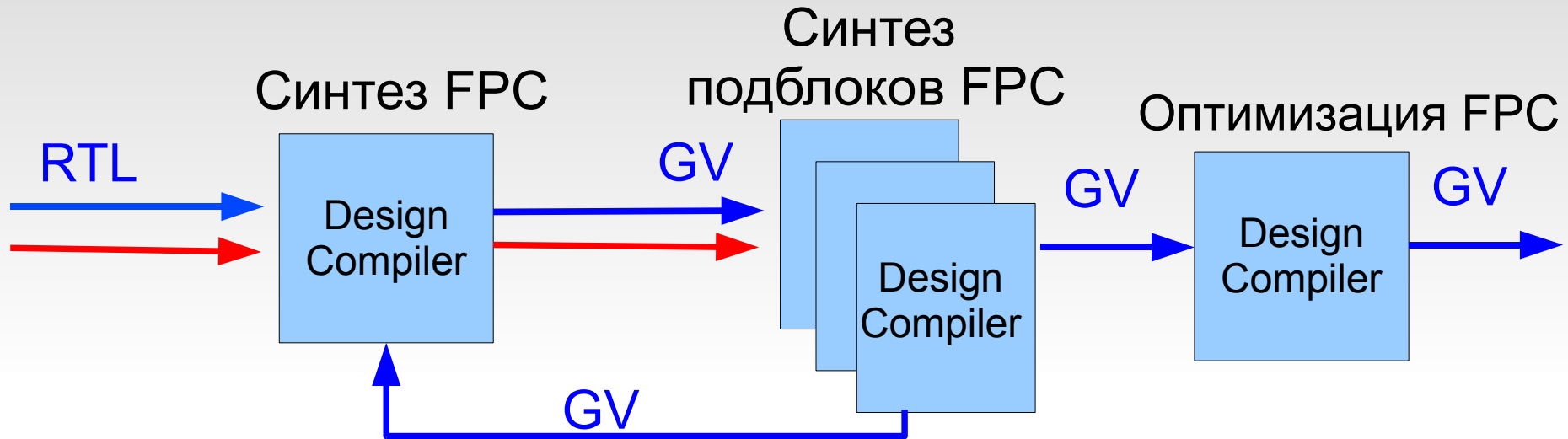
- Синтез
 - Синтез подблоков и всего FPC.
 - Вставка scan-цепей
- Создание топологии
- Формирование сетки питания
 - Сравнение параметров сеток
- Размещение стандартных ячеек
- Генерация дерева синхросигналов
 - Два синхросигнала с частотой 1ГГц и 500МГц
- Трассировка
- Статический временной анализ
- Физическая верификация




Синтез: разбиение на блоки

Чем меньше синтезируемый блок, тем быстрее и эффективнее проходит синтез и оптимизация синтеза

Для достижения лучших результатов FPC разбивается на 7 блоков в соответствии с его иерархической структурой

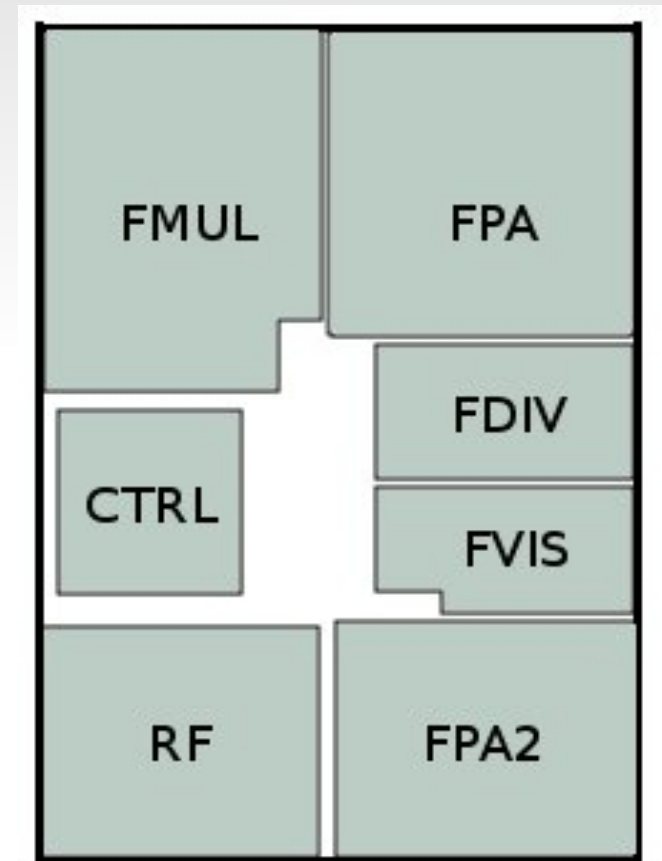
Синтез: итерационный подход



-  **RTL** - описание устройства на транзисторном уровне
-  **GV** (Gate Verilog) - описание устройства на вентиляльном уровне
-  **SDC** (Synopsys Design Constraints) - файл с ограничениями

Формирование топологии: первоначальная реализация

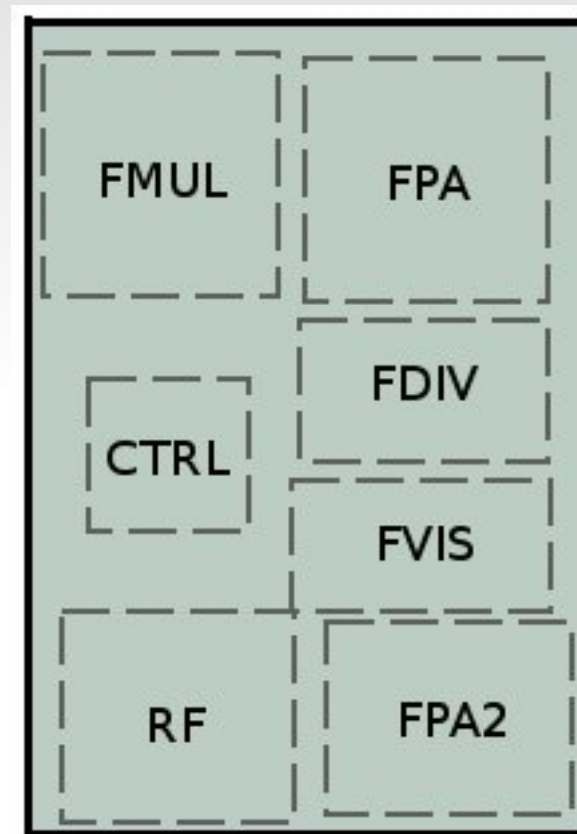
- Представление каждого блока макроблоком
- Каждый из макроблоков размещается и трассируется
- Трассировка верхнего уровня иерархии устройства
- Корректировка топологии на основе полученных данных



■ Область отведенная под размещение FMUL, FPA, FPA2, - подблоки FPC
CTRL, FDIV, FVIS, RF

Формирование топологии: итоговая реализация

- Устройство представляется единым блоком.
- Задание рекомендуемых областей для размещения



Область отведенная под размещение



Рекомендуемая область размещения

FMUL, FPA, FPA2,
CTRL, FDIV, FVIS, RF - подблоки FPC

Формирование сетки питания: структура сетки питания используемой в предыдущем проекте

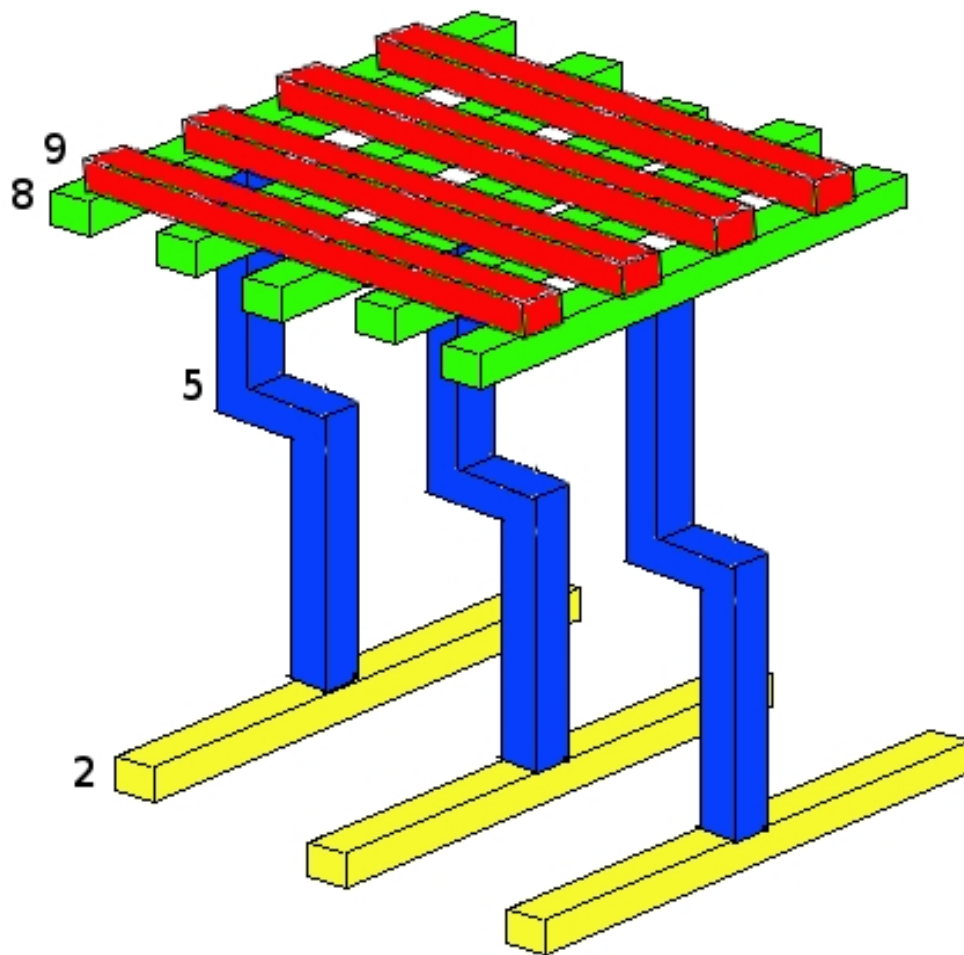
- 8,9 слои металлизации отведены полностью под сетку питания
- От 2 до 8 слоя металлизации идет прокол с переходом в 5 металле

Достоинства:

- Высокая трассировочная способность

Недостатки:

- Невозможность трассировки на верхних металлах



Формирование сетки питания: структура реализованной сетки питания

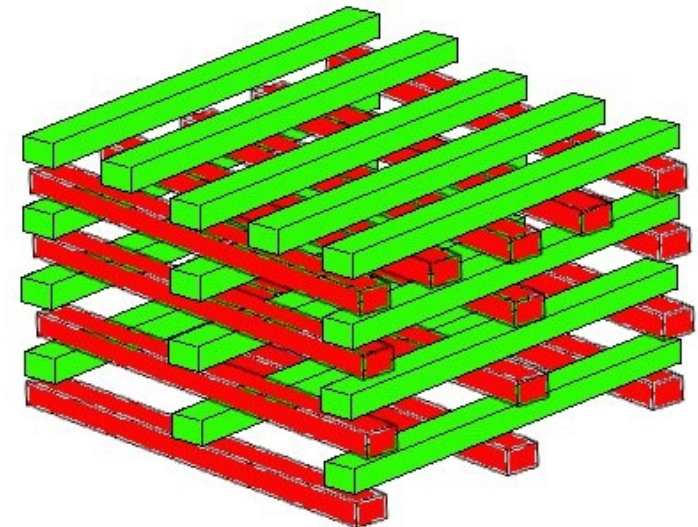
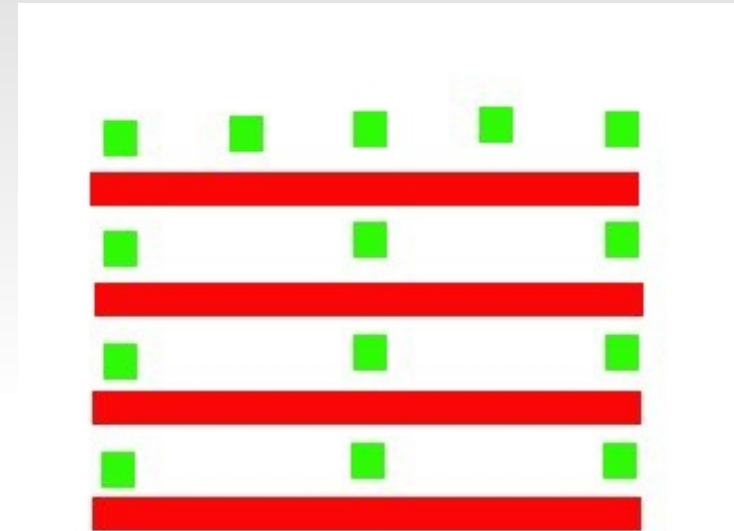
- Шины питания присутствуют со 2 по 7 слоях металлизации
- Сетка 8,9 слоев металла разрежена в сравнении с предыдущими проектами

Достоинства:

- Возможность трассировки на 8, 9 слоях металла
- Более равномерное распределение токов на 2-7 слоях металла

Недостатки:

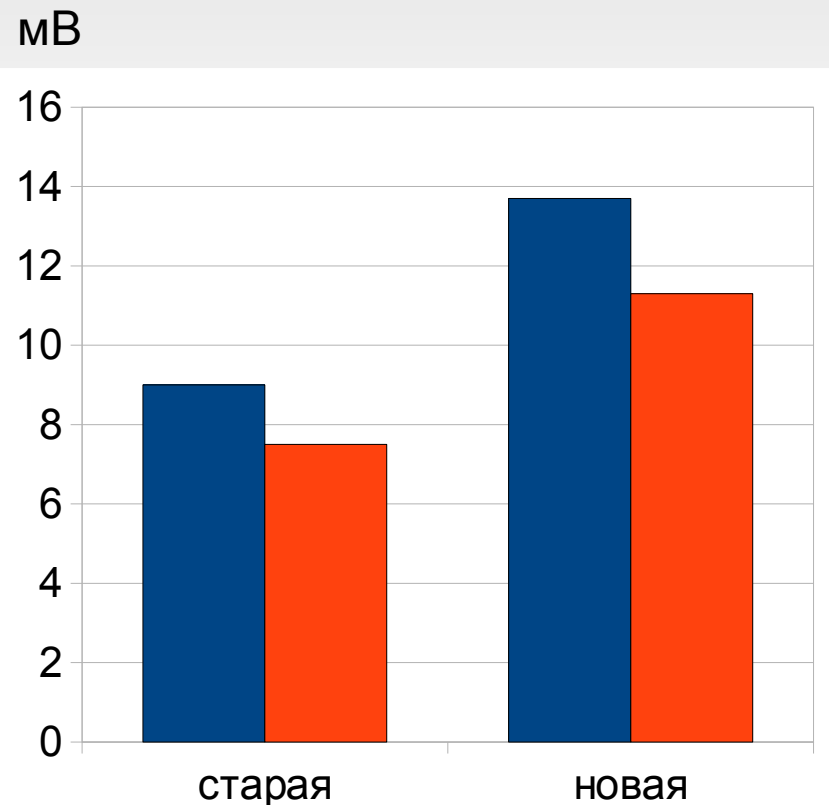
- Уменьшение трассировочной способности



Формирование сетки питания: паразитное падение напряжения

При данных параметрах сетки дополнительные шины питания и земли не компенсируют падения напряжения связанного с разрежением верхних металлов

Однако ухудшение не критично и является допустимым

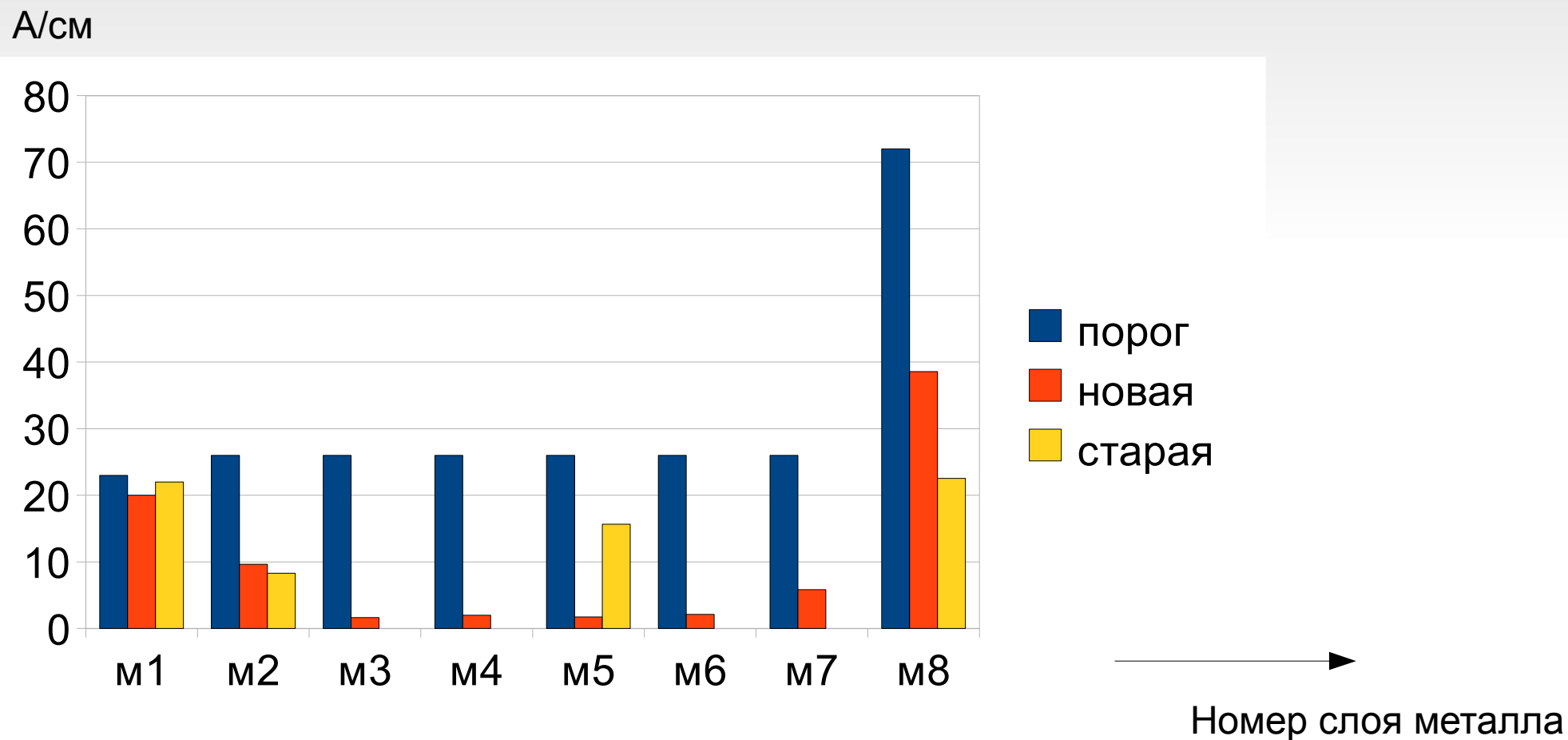


земля



питание

Формирование сетки питания: проблема электромиграции



результаты

- Проведен синтез устройства FPC с разбиением на подблоки.
- Получена топология, выполнено размещение и трассировка устройства.
- Выполнена физическая верификация и точный временной расчет устройства.
- Для автоматизации процесса подготовлены командные файлы и файлы ограничений для всех этапов.
- С целью трассировки на верхних металлах изменена сетка питания и оценено падение напряжения на ней
- В соответствии с результатами полученным во время проектирования были внесены изменения в RTL описание устройства с целью достижения требуемых временных характеристик

Результаты: численные значения

- FPC имеет площадь 1.45 мм²
- Плотность устройства после размещения 75%
- Синхросигнал clock(1ГГц) имеет разброс 0.064нс
- Синхросигнал clk(500МГц) имеет разброс 0.034нс