

*Поляков Н.Ю.*  
ЗАО «МЦСТ»

### **Расширение возможностей МП «Эльбрус» по обработке вещественных чисел**

Данная работа была выполнена в ходе проектирования компаниями ЗАО МЦСТ и ЗАО НТЦ «Модуль» гетерогенного микропроцессора Эльбрус-4С+ на базе четырёх универсальных процессорных ядер с архитектурой «Эльбрус» и четырёхъядерного DSP-кластера с архитектурой NeuroMatrix для обработки сигнальной информации в режиме реального времени в составе встраиваемой вычислительной техники радиолокационных систем. По техническому заданию (ТЗ) пиковая производительность четырёх универсальных ядер должна превышать 90 Гфлопс при тактовой частоте в 1 ГГц.

В настоящий момент одно ядро «Эльбрус» содержит 6 арифметико-логических каналов (АЛК), 4 из которых способны выполнять вещественные операции. Каждый канал может выполнять до 4 вещественных операций за такт. Соответственно, производительность 4-х ядер на частоте в 1 ГГц составит только 64 Гфлопс. В связи с этим была поставлена задача повысить производительности ядра «Эльбрус» за счёт увеличения числа АЛК, выполняющих вещественные операции, до 6.

На предварительном этапе проекта была выполнена оценка отношения производительности процессоров Core i7-970[1,2], Core i7-2600[1,3] (Intel), Thuban (AMD)[4], Godson-3A (Chinese Academy of Sciences)[5], Эльбрус-S, Кубик (ЗАО «МЦСТ») и разрабатываемого МП к пропускной способности их каналов памяти, то есть среднее число подкачиваемых байт в расчете на 1 операцию. Разрабатываемый МП превосходит по этому показателю зарубежные более, чем в 2 раза - достаточное свидетельство того, что исполнительные устройства (ИУ) МП не будут простаивать из-за нехватки операндов, и повышение производительности ядра целесообразно.

Основная часть проектирования заключалась в модификации вещественных блоков арифметико-логических каналов. На этом этапе были доработаны байпасы (устройства, позволяющие подавать в качестве операндов результаты с выходов ИУ до их записи в регистровой файл), устройства подготовки операндов и сбора результатов всех каналов, два канала были дополнены вещественными ИУ.

На данной стадии проекта модифицировались только АЛК. В связи с неготовностью других устройств МП к подключению новых каналов, была предложена схема

верификации разработанных АЛК в составе имеющегося ядра, что позволило значительно ускорить процесс отладки.

В результате данной работы производительность ядра с архитектурой «Эльбрус» на вещественных операциях увеличилась на 50 %. Таким образом, производительность четырёх ядер на частоте 1 ГГц составит 96 Гфлопс, что соответствует требуемым по ТЗ характеристикам.

#### Литература

1. *Ilya Gavrichenkov* First Look at Nehalem Microarchitecture. xbitlab.com, 2008.
2. Intel Core i7-970 Processor Specifications. <http://ark.intel.com>.
3. Intel Core i7-2600 Processor Specifications. <http://ark.intel.com>.
4. *Yuri Malich* AMD K10 Micro-Architecture. xbitlab.com, 2007.
5. *Bao-Xia Fan, Liang Yang, et al.* Physical Implementation of the 1GHz Godson-3 Quad-Core Microprocessor // JOURNAL OF COMPUTER SCIENCE AND TECHNOLOGY. 2010. 25(2). с.192–199.
6. *Танненбаум Э.* Архитектура компьютера. СПб.:Питер, 2006.