

Аппаратная поддержка порядка обращения в память в процессоре «Эльбрус-2S»

На сегодняшний момент архитектура x86 фирмы Intel является доминирующей на рынке микропроцессоров. Массовый переход на другие архитектуры видится мало возможным из-за огромного «багажа» программного обеспечения написанного для данной архитектуры. В процессоры серии «Эльбрус» фирмы МЦСТ, с целью иметь возможность использовать весь этот «багаж», введена аппаратная поддержка архитектуры x86.

В частности, в современных процессорах Intel программистами используется модель обращений в память (processor ordering model), в которых аппаратно гарантируется, что записи (st) не обгоняют чтения (ld), ld не обгоняют ld, и st не обгоняют st. В микропроцессорах семейства «Эльбрус», для увеличения производительности, используются механизмы, переставляющие операции обращения в память в ином, относительно исходного программного, порядке. В них реализована модель памяти с «ослабленным» порядком между операциями обращения в память, которая также называется «weak consistency model».

Для поддержки архитектуры x86 в процессорах «Эльбрус-2S» введены дополнительные аппаратно-программные механизмы, отслеживающие очередность обращения в память. Собственно допускается нарушение очередности, но отслеживаются операции приводящие к некорректным результатам, коих должно быть очень мало. Компилятором создаются так называемые контрольные точки, формирующие поколения для возможности восстановления к месту, в котором не было некорректных обращений в память. А информация о записях и чтениях заносится буфера STMB и LDGT соответственно. Буфер записей (STMB) обеспечивает строго программный порядок завершения записей.

Чтения, переставленные в процессоре «Эльбрус-2S», могут привести в некорректным результатам, относительно процессоров Intel, только для многопоточных задач исполняемых на многопроцессорных системах. Для хранения

информации о переставленных чтениях используется устройство LDGT (абр. load generation table) - буфер, с организацией типа кэш. Он сохраняет заброшенные чтения (нескольких поколений) и сравнивает их с запросами других процессоров. Если в буфере существуют актуальные конфликты, то вызывается прерывание, отменяющее записи текущего поколения, сохраненные в буфере STMB. Буфер изменяет свое состояние при переходах от одного поколения к другому.

Таким образом, введение небольшой по ресурсам аппаратной поддержки в связке с программной (компилятором) позволило корректно и быстро выполнять программы, написанные для архитектуры x86.