

Магистерская диссертация
Разработка
контроллера логических анализаторов
МП «Эльбрус-2S»

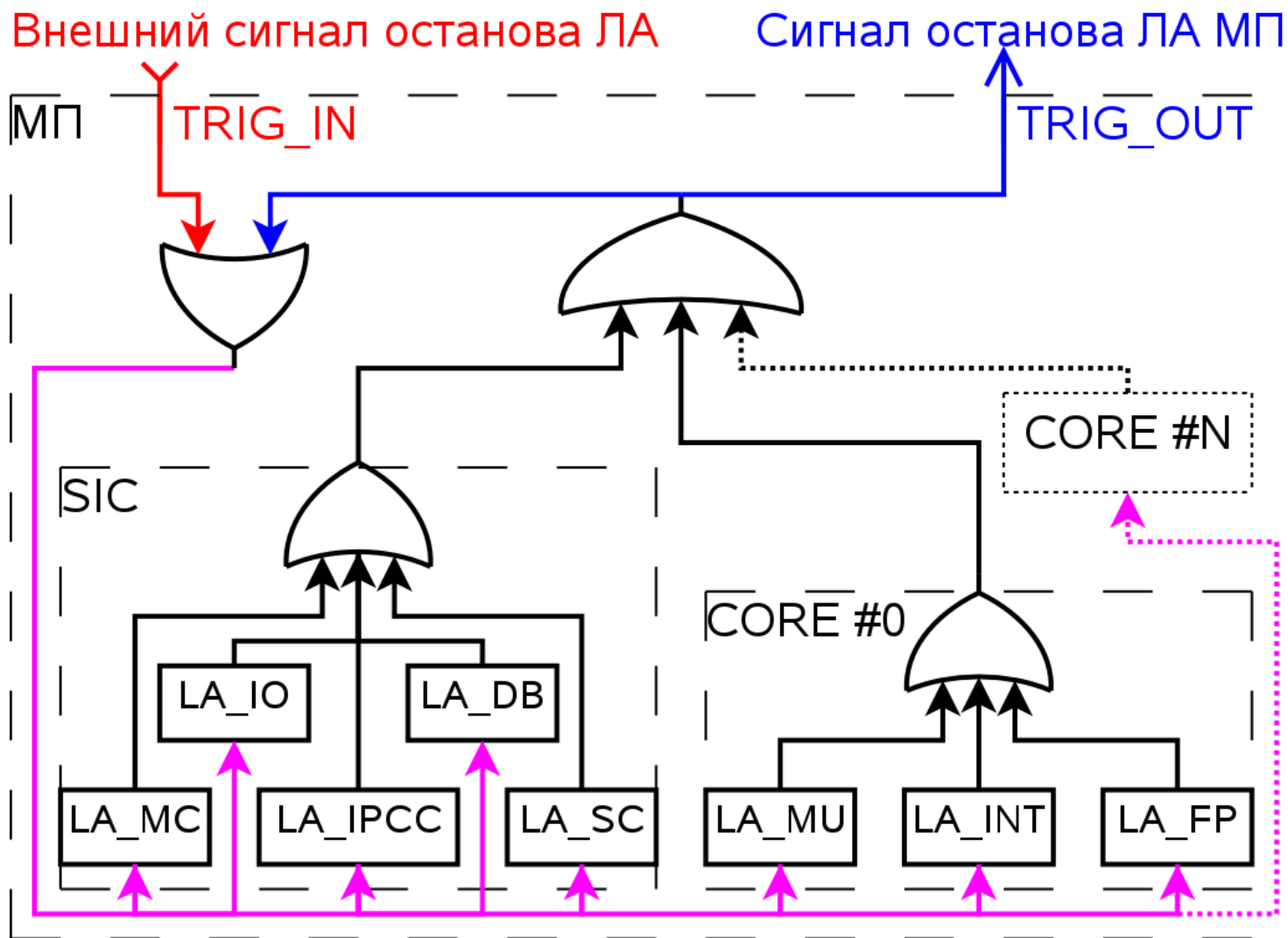
Студент: Рогов А.С., ФРТК, 613 гр.
Научный руководитель: к.т.н. Груздов Ф.А.

Применение ЛА при отладке ВМ на основе МП архитектуры «Эльбрус»

- Логические анализаторы (ЛА) — основной инструмент отладки вычислительной машины (ВМ) на микропроцессорах (МП)
- ЛА используются для получения временных диаграмм сигналов, требуемых при отладке
- Встроенные ЛА применяются в МП архитектуры «Эльбрус»: «Эльбрус-S», «Эльбрус-2С+»
- ЛА МП «Эльбрус-2S» существенно усовершенствованы:
 - Возможность останова по заданным фронтам сигналов
 - Возможность останова по достижению заданного количества событий
 - Новые алгоритмы останова (конечный автомат)
 - Новые режимы компрессии данных для повышения информативности временных диаграмм

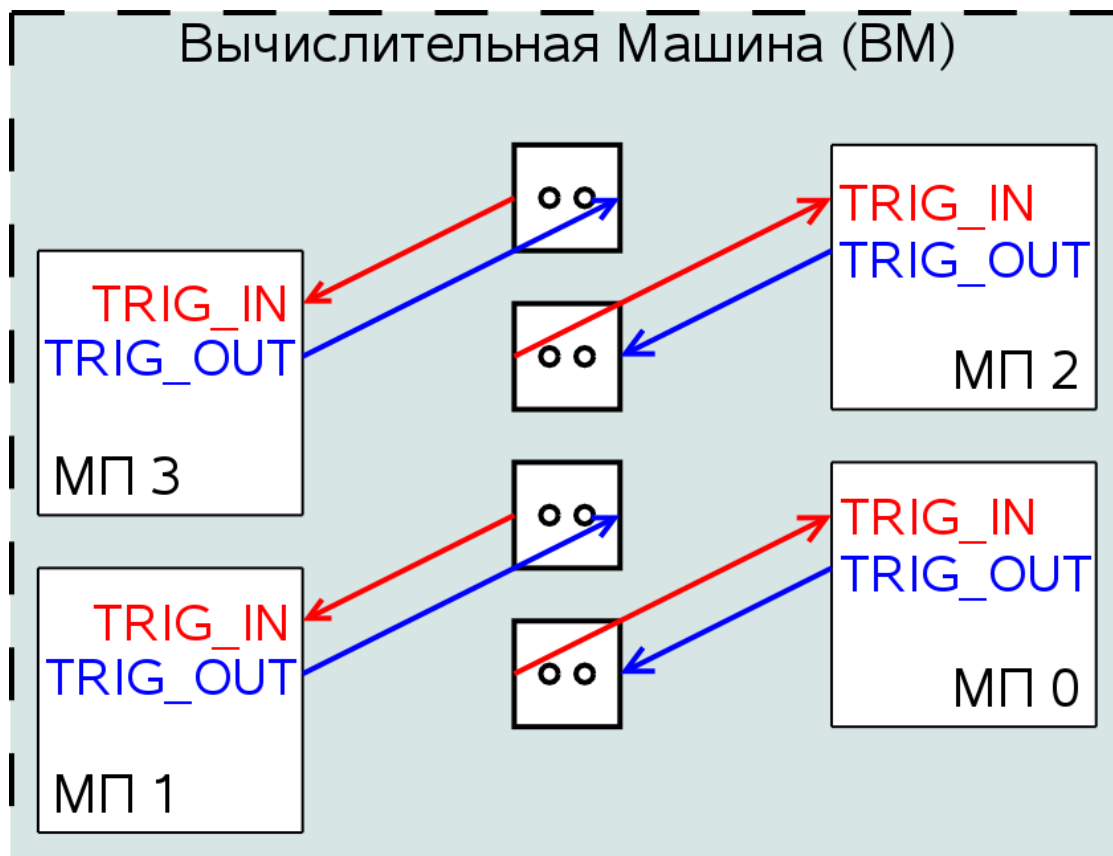
Недостатки существующей системы ЛА на уровне МП

- При срабатывании одного ЛА останавливаются все по ИЛИ →
! Невозможно реализовать другие логические функции останова (на основе сигналов останова различных ЛА МП)



Недостатки существующей системы ЛА на уровне VM

- Коммутация сигналов останова различных МП реализована на джемперах →



- ! ЛА отдельно взятого МП могут быть остановлены сигналом останова только одного (другого) МП
- ! Невозможно реализовать останов ЛА МП как логическую функцию сигналов останова различных МП

Постановка задачи

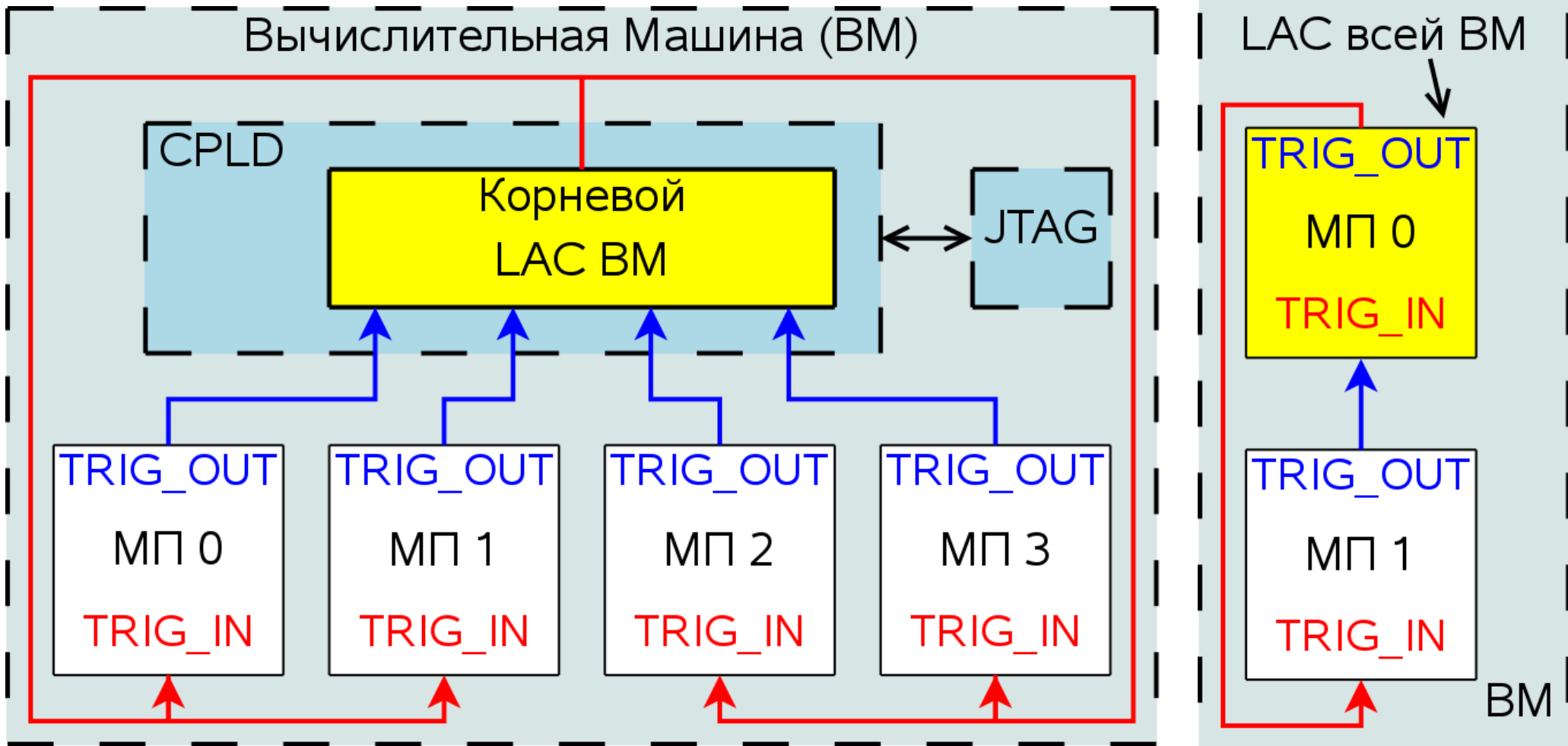
Разработать контроллер логических анализаторов (LAC)

Основные требования

- Реализовать возможность задания условий останова на основе сигналов останова ЛА с использованием различных логических функций
- Обеспечить масштабируемость для применения в различных МП и ВМ
- Обеспечить анализ сигналов останова различных частотных доменов
- Обеспечить простую конфигурацию LAC
- Минимизировать использование ресурсов кристалла

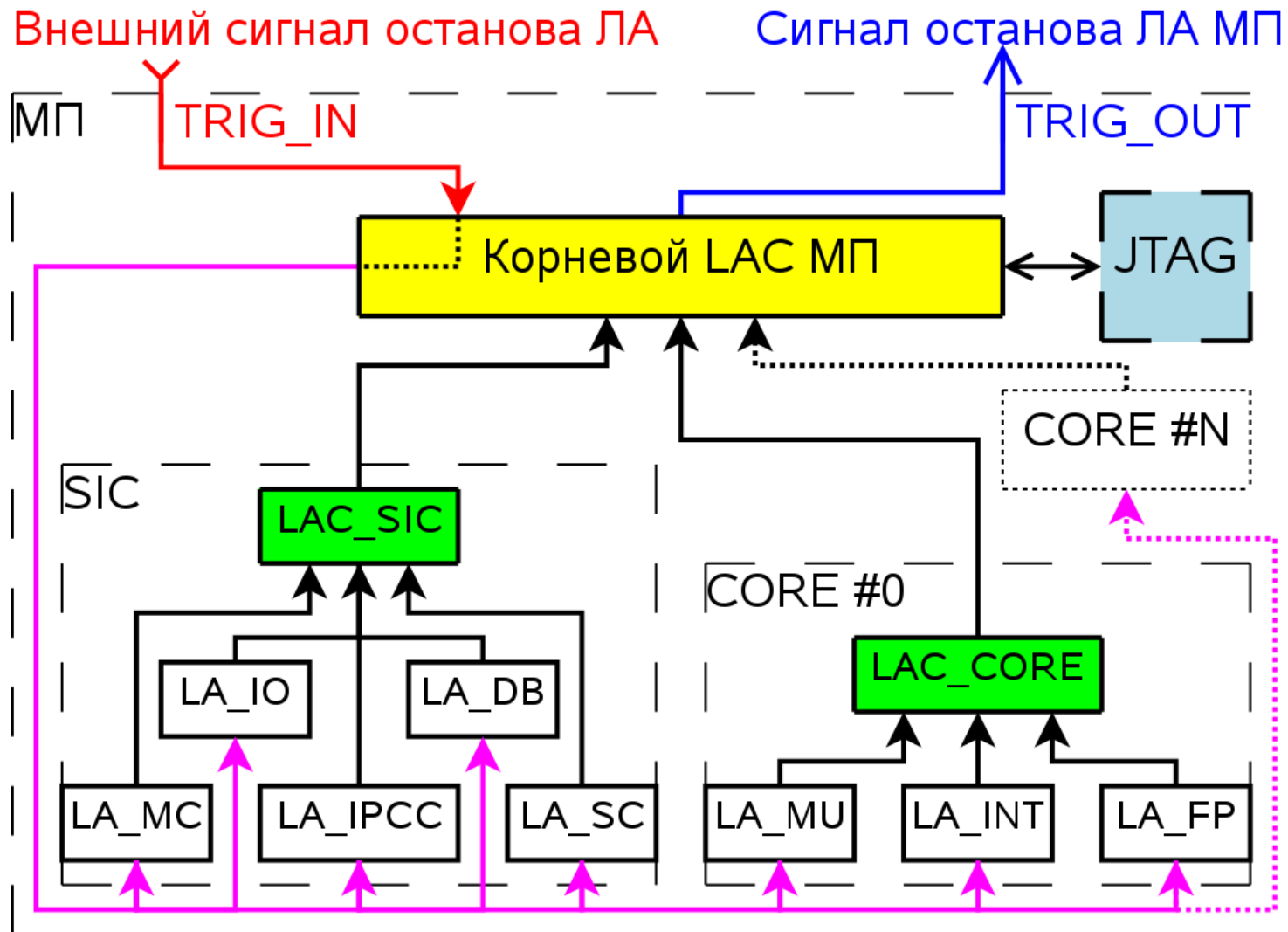
Структуры LAC на уровне VM

- ✓ Возможность задания условий останова на основе сигналов останова ЛА различных МП с использованием различных логических функций
- ✓ Иерархическая масштабируемая структура



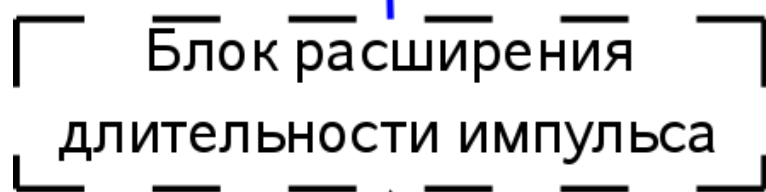
Структура LA/LAC на уровне МП

- ✓ Возможность задания условий останова на основе сигналов останова ЛА МП с использованием различных логических функций
- ✓ Иерархическая масштабируемая структура

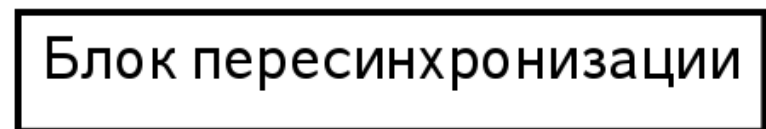
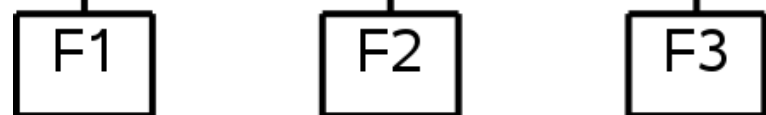


Функциональная схема локального ЛАС

Выходной сигнал останова



Решение об останове

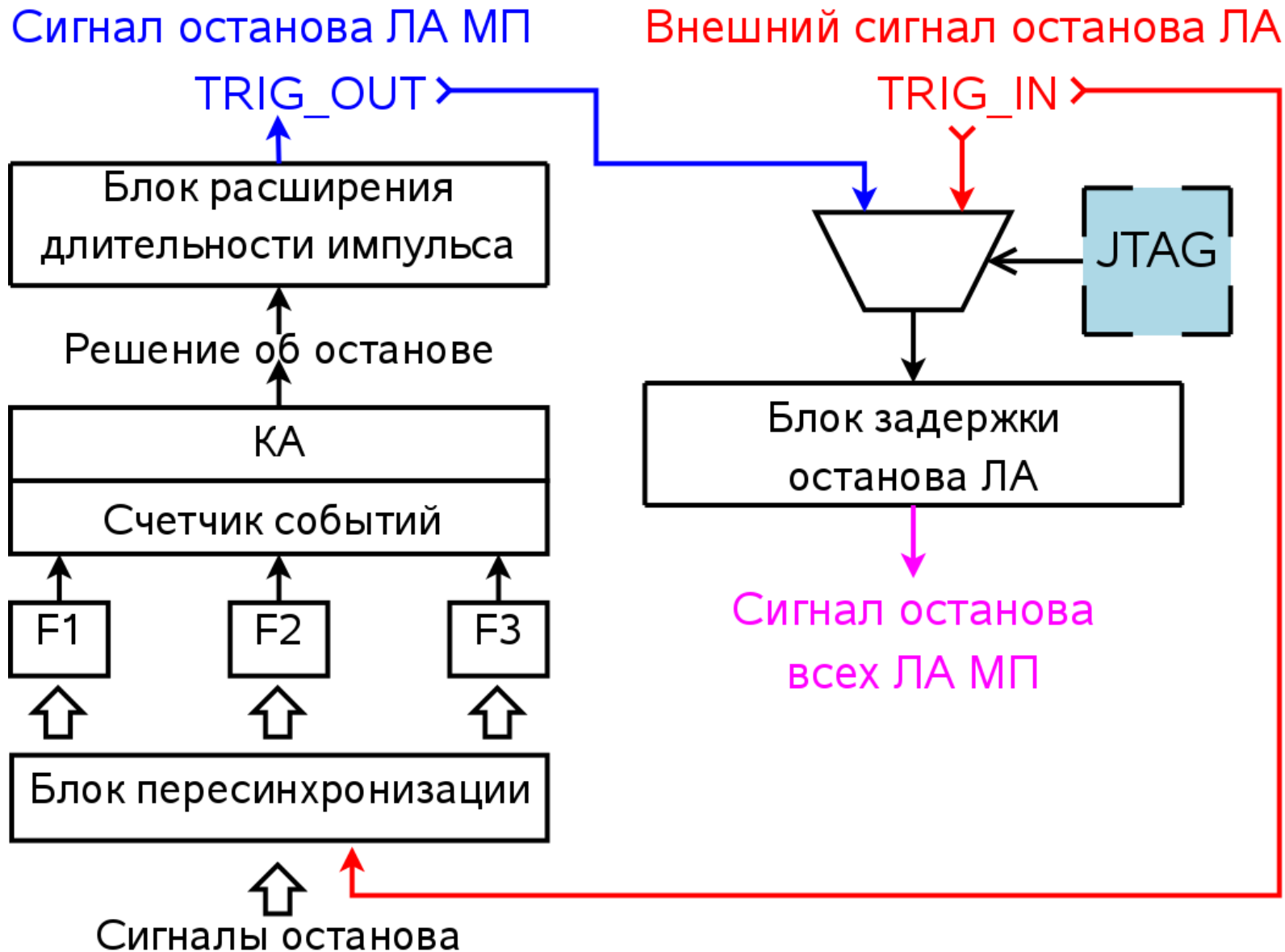


Сигналы останова

- F1, F2, F3 — логические (комбинационные) функции
- КА — конечный автомат (алгоритмов останова)
- Счетчик событий и КА взяты из ЛА МП «Эльбрус-2S»

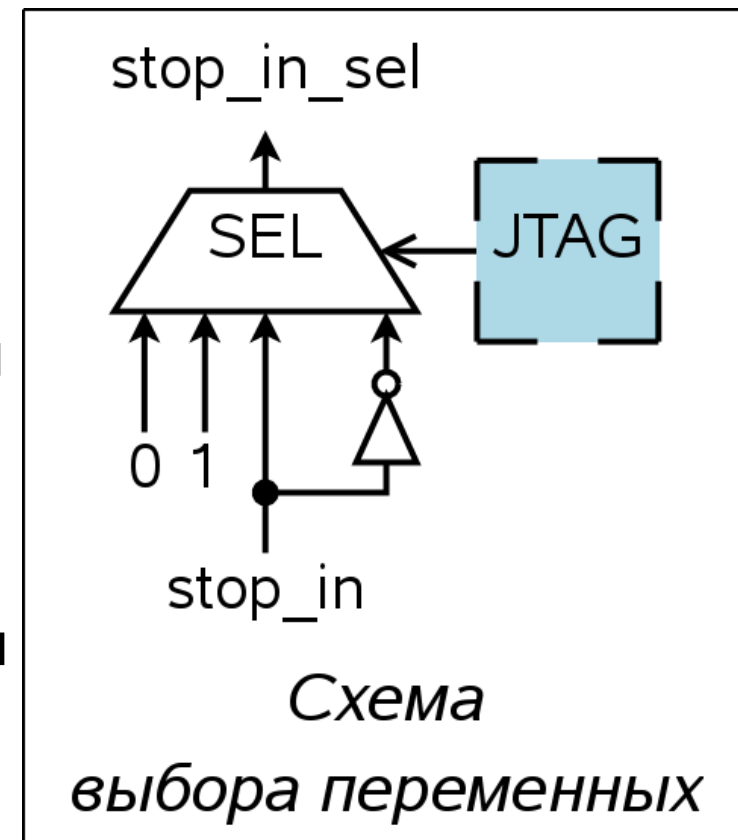
Функциональная схема корневого LAC

- ✓ Возможность использования МП в различных схемах останова на уровне ВМ: в древовидных структурах, а также в кольцевой схеме



Комбинационные функции $F\{1,2,3\}$

- $F\{1,2,3\}$ — программируемые через JTAG комбинационные функции входных сигналов останова контроллера
- Набор переменных для каждой $F[i]$ составляется из множества входных сигналов останова при программировании
- Каждая функция $F[i]$ в зависимости от конфигурации вычисляет
 - конъюнкцию (**И**) сигналов останова или их отрицанийили
 - дизъюнкцию (**ИЛИ**) сигналов останова или их отрицаний
- Генерируется событие $e[i]$: $F[i] = \text{ИСТИНА}$



Использование функций $F\{1,2,3\}$

- На основе КА и счетчика событий реализуются те же алгоритмы останова, что и в ЛА, но не для данных внутри одного ЛА, а для сигналов останова разных ЛА →
 - ✓ Возможность задания условий останова на основе сигналов останова ЛА с использованием различных логических функций
- Пример:
ЛА1: $val1=1 \rightarrow !$
ЛА2: $val2=1 \rightarrow !$
- Варианты останова (LAC):
 - $(val1 \ \& \ val2) \rightarrow STOP$
 - $(val1 \ \& \ \overline{val2}) \rightarrow STOP$
 - $(val1 \ | \ val2) \rightarrow STOP$
 - $val1 \rightarrow val2 \rightarrow STOP$
 - $Mx\{val1\}, Nx\{val2\} \rightarrow STOP$
 - и др.

Реализация функций $F\{1,2,3\}$

- $\overline{A \cdot B} \equiv \overline{A} + \overline{B} \rightarrow$

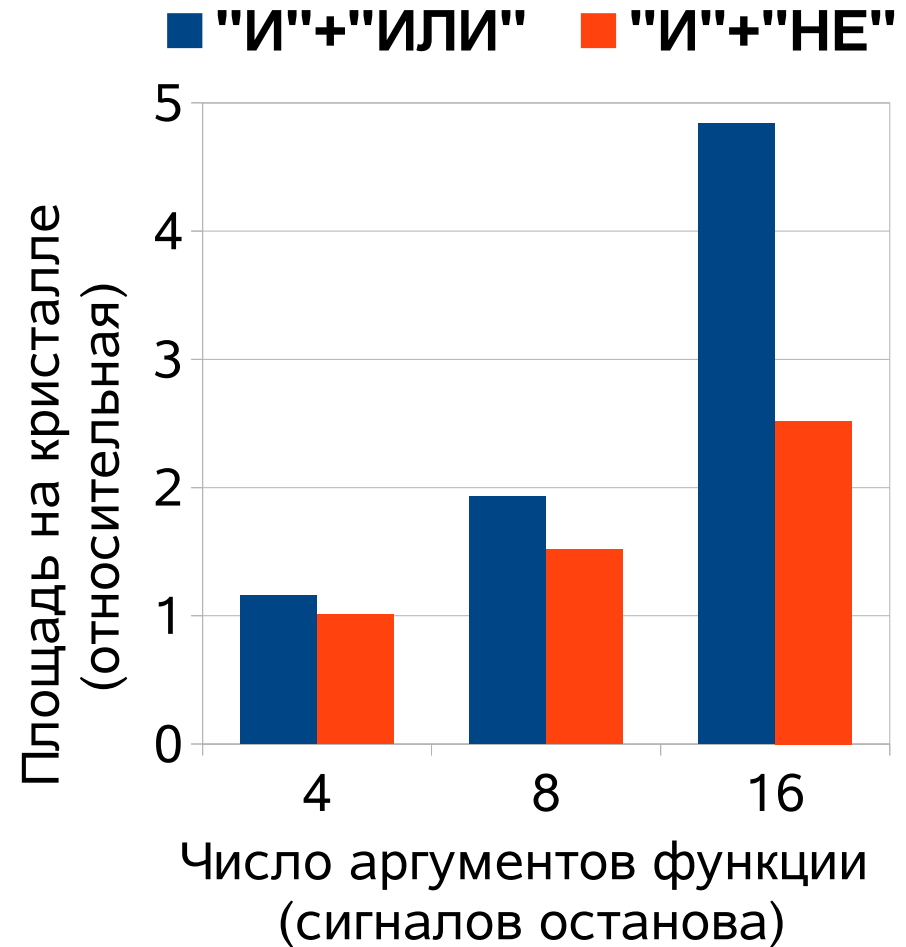
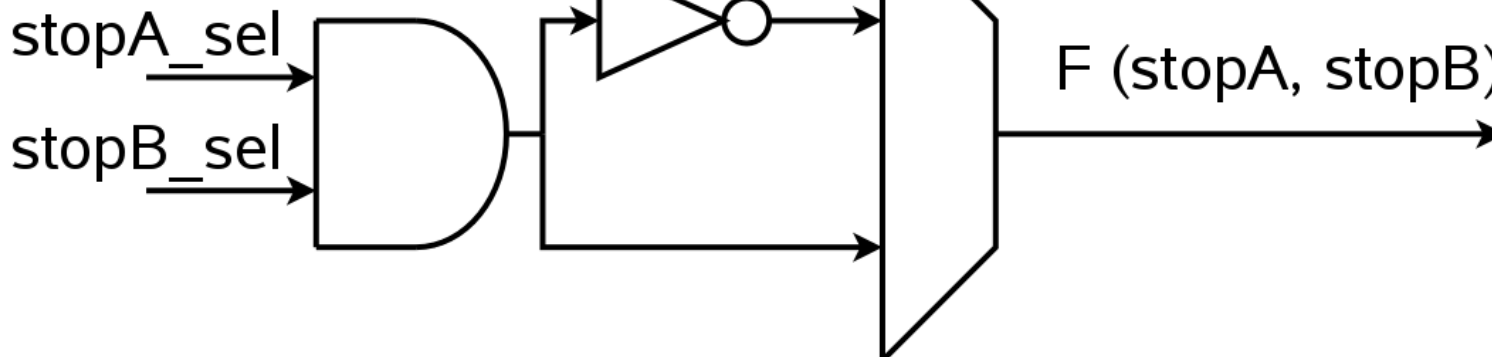
! отдельная аппаратная реализация и *конъюнкции*, и *дизъюнкции* не рациональна

→

✓ Реализация *конъюнкции* (И) с возможностью инвертирования

✓ Минимум используемых ресурсов при том же функционале

JTAG



Работа с сигналами останова различных частотных доменов

1. $F_{\text{stop_in}} > F_{\text{LAC}}$

! возможны «проскоки» (потери) сигналов останова

✓ Блок расширения длительности импульса:
увеличивает в необходимое число раз длительность единичного импульса сигнала останова

✓ В корневом LAC расширение используется всегда: физические ограничения I/O-порта чипа

2. $F_{\text{stop_in}} < F_{\text{LAC}}$

! возможно дублирование сигнала останова. Однако, если:

$$F_{\text{stop_in}^*} = F_{\text{LAC}}$$

то дублирование необходимо для проведения совместного анализа сигналов останова $stop_in$ и $stop_in^*$ →

✓ в LAC дублирование присутствует и используется

Программный интерфейс LAC

- Программный интерфейс позволяет выполнять запись / чтение регистров LAC
- Реализован по стандарту JTAG
- Доступ к LAC: через регистр данных LACR (регистр логических анализаторов) TAP-контроллера →
 - ✓ Использование имеющегося TAP-контроллера
 - ✓ Легкость программирования
 - ✓ Использование (с необходимыми доработками) имеющегося ПО — инженерной консоли

Запись / Чтение регистров LAC

- ✓ Запись регистров LAC позволяет производить конфигурацию (программирование) LAC — настройку LAC для использования в текущей отладочной сессии
- ✓ Возможность чтения регистров LAC упрощает отладку VM:
 - Чтение регистра КА позволяет узнавать:
 - Текущее состояние LAC: запущен / остановлен
 - Текущее состояние КА (фаза выполнения алгоритма останова)
 - Чтение регистра счетчика событий позволяет узнавать:
 - Количество событий одного вида или разность количеств двух разных событий, зафиксированные на настоящий момент
 - Чтение регистров КА и счетчика событий предлагается также реализовать и в ЛА. Та же цель: упрощение отладки

Верификация и Синтез LAC

Верификация

- Автономное тестирование RTL-модели LAC
- Транзактор: RTL-модель JTAG-интерфейса

Синтез

- МП: «Эльбрус-2S»
- Технология: TSMC65
- САПР: Design Compiler
- Площадь всех LAC МП:

$$S_{LAC}^{TOTAL} = 11889 \mu m^2$$

- Площадь всех LA МП:

$$S_{LA}^{TOTAL} = 1853586 \mu m^2$$

✓ $S_{LAC}^{TOTAL} < \underline{1\%} (S_{LA}^{TOTAL})$

Результаты

- Разработано Verilog-описание модуля LAC, позволяющее:
 - ✓ Реализовать возможность задания условий останова на основе сигналов останова ЛА с использованием различных логических функций
 - ✓ Обеспечить масштабируемость для применения в различных МП и ВМ
 - ✓ Параметризовать LAC под конкретное применение
- Проведено тестирование Verilog-модели
- Выполнен предварительный синтез LAC для МП «Эльбрус-2S», показавший:
 - ✓ Реализуемость на кристалле
 - ✓ Минимальное использование ресурсов кристалла
- Разработана документация для введения поддержки LAC в инженерной консоли МП «Эльбрус-2S»
- RTL-описание контроллера готово для тестирования на прототипе