

Создание генератора тестов с самомодифицирующимися кодами для многопроцессорной системы на базе микропроцессора «Эльбрус-S»

Высокая стоимость повторного выпуска микросхем вынуждает разработчиков тестировать интегральные схемы до их физического производства. Задача верификации состоит в создании тестирующего окружения, обеспечивающего корректность процесса проектирования на всем его протяжении так, чтобы интегральная схема была полностью протестирована до ее физического выпуска. Согласно статистике, 70% цикла разработки посвящено верификации [1].

Одной из отличительных особенностей микропроцессоров серии «Эльбрус-S» является возможность исполнения кода, написанного для платформы x86, путем использования бинарной трансляции [2]. В то же время, тесты для микропроцессора «Эльбрус-S» верифицируют только выполнение программ для исходной архитектуры и не учитывают особенности работы бинарного транслятора. Непосредственное использование бинарного транслятора для тестирования вычислительного комплекса на этапе проектирования осложнено высокой сложностью транслятора. Тестированию с помощью RTL-модели препятствует недостаточная скорость работы. Использование прототипа вычислительного комплекса не позволяет передавать достаточный для локализации ошибки объем информации о ходе исполнения [3]. Таким образом, возникает необходимость создания тестов, обеспечивающих корректность работы процессора в режимах, характерных для исполнения бинарного транслятора. Одной из его особенностей является модификация кода программы во время ее исполнения, что вызвано необходимостью перехода от интерпретации фрагмента к компиляции или его перекомпиляции с измененной степенью оптимизации. Протестировать работу процессора в этом режиме можно с помощью тестов, модифицирующих свой код в процессе исполнения.

В данной работе рассматривается развитие генератора тестов с самомодифицирующимися кодами применительно к использованию создаваемой микросхемы в двухпроцессорной конфигурации вычислительного комплекса. Реализована система синхронизации, позволяющая сократить влияние динамических эффектов, вызванных параллельным исполнением кода, на воспроизводимость результатов. Для обеспечения массового поточного тестирования разработана система массовой генерации случайных тестов, обеспечивающая полную загрузку прототипа путем параллельной

генерации и корректность генерируемых тестов. В систему запуска тестов на прототипе вычислительного комплекса внесены доработки, позволяющие запускать многопроцессорные тесты.

Использование разработанной системы генерации и прогона тестов позволило выявить ряд ошибок в логике микропроцессора.

Литература

- 1 William K. Lam, Hardware Design Verification: Simulation and Formal Method-Based Approaches, 2005
- 2 ТВГИ.00448-01 33 Микросхема интегральная 1891ВМ4Я. РУКОВОДСТВО ПРОГРАММИСТА
- 3 ТВГИ.469555.090ПЗ Прототип микропроцессора «Эльбрус-S». Пояснительная записка.