

**Проектные решения для микропроцессора и сервера на его основе
Design solutions for a microprocessor and server based on it**

Игнат Николаевич Бычков (к. т. н.), начальник отдела
+7 (903) 558-65-30, Ignat.N.Bychkov@mcst.ru
Антон Сергеевич Воробьев, инженер
+7 (925) 2-5555-09, Anton.S.Vorobiev@mcst.ru
Игорь Анатольевич Молчанов, инженер
+7 (910) 46-99-486, Igor.A.Molchanov@mcst.ru
Дмитрий Васильевич Маняхин, инженер
+7 (926) 381-36-52, Dmitry.V.Maniahin@mcst.ru

Публичное акционерное общество «Институт электронных управляющих машин им. И.С. Брука»
119334, Москва, ул. Вавилова, 24, тел. +7 (499) 135-50-32, <http://ineum.ru>.

Аннотация: в работе рассмотрены решения задачи многокритериальной оптимизации (МКО) в рамках процесса совместного проектирования многоядерного микропроцессора и серверной материнской платы на его основе. Приведены проектные решения, выработанные в рамках МКО и успешно реализованные на различных уровнях проектирования – микропроцессор, типовой блок процессора, материнская плата, доверенный сервер.

Ключевые слова: многокритериальная оптимизация, защищенный сервер, отечественный микропроцессор, средства вычислительной техники, защита от несанкционированного доступа.

Введение

В данной работе рассмотрены успешно примененные решения задачи многокритериальной оптимизации (МКО) в рамках процесса совместного проектирования многоядерного микропроцессора и серверной материнской платы на его основе.

Целью работы являлось создание восьмиядерного микропроцессора «Эльбрус-8С», а также материнской платы на основе четырех таких процессоров с неоднородным доступом к оперативной памяти (non-uniform memory access, NUMA) для многопроцессорного доверенного сервера. Полученная плата может быть использована как в доверенном вычислительном оборудовании, так и для технологических целей (разработки процессоров).

Суть проблемы, решению которой посвящена данная работа, заключается в том, что отдельное самостоятельное проектирование различных иерархически включённых друг в друга технических компонент системы приводит к дополнительным затратам, связанным с сопряжением этих компонентов: так, разработка матрицы выводов микропроцессора без учёта особенностей топологии материнской платы может привести к тому, что такую плату будет невозможно развести в минимальном количестве слоёв и/или будут ухудшены параметры сигнала для высокоскоростных интерфейсов, расположенных на плате, таких как межпроцессорные связи или каналы ввода-вывода.

В связи с этим было предложено разрабатывать все компоненты системы в рамках единого процесса, математически представляющего задачу многокритериальной оптимизации в пространстве технических и технологических решений.

Задача МКО математически в общем случае представляет собой задачу минимизации функционала $t = \Theta(P(s); S \rightarrow T, S)$, где S – набор допустимых значений параметров оптимизации s , P – функция отображения из пространства параметров в пространство условных величин критериев T , $\Theta(f, M)$ – функционал стоимости, определяющий общую критериальную выгоду в зависимости от функции процесса f на множестве параметров M .

В рассматриваемом случае множество S представляло собой набор возможных технических и технологических решений, а задача сводилась к нахождению конкретного набора решений s , соответствующего минимальному значению t при фиксированной функции $P(s)$, являющейся моделью процесса проектирования изделия, т.е. к минимизации функции $t = \theta_P(s)$.

Критериями МКО являлись:

- стоимость и время разработки;
- сложность, стоимость и время организации серийного производства, а также изготовления партии процессоров при таком производстве;
- возможность долговременных поставок компонентов, используемых в материнской плате;
- импортозамещаемость продукции;
- схемотехнические параметры (качество электропитания устройств материнской платы, целостность сигналов, функциональность, расширяемость);
- надежность и ремонтпригодность изделия;
- конструктивные ограничения;
- стандартизируемость и совместимость с существующими стандартами;

- возможность сертификации изделия и его составных частей по требованиям 2 класса защищённости в соответствии с руководящим документом Гостехкомиссии России 1992 года «Средства вычислительной техники. Защита от несанкционированного доступа к информации. Показатели защищённости от несанкционированного доступа к информации» и по требованиям 2 уровня отсутствия недеklarированных возможностей в соответствии с руководящим документом Гостехкомиссии России 1999 года «Защита от несанкционированного доступа к информации, Часть 1. Программное обеспечение средств защиты информации. Классификация по уровню контроля отсутствия недеklarированных возможностей».

Процесс выполнения МКО для конструкции микропроцессора, типового процессорного блока, материнской платы и многопроцессорного сервера состоял в следующем:

- выбор приемлемого корпуса для многопроцессорного сервера с целью определения конструктивных ограничений для материнской платы;
- задание технологии изготовления кристалла микропроцессора, необходимых элементов ввода-вывода и заимствуемых блоков (IP-block) для интерфейсов;
- разделение конструкции процессора и материнской платы на составные части;
- применение групп критериев оптимизации для сервера;
- выбор комплектующих для составных частей материнской платы и сервера с целью достижения наилучших показателей по нескольким приоритетным критериям;
- сопоставление технологий и технологических ограничений при отборе комплектующих;
- учет возможных комбинаций комплектующих и составных частей;
- выбор конкретных путей реализации составных частей с учётом приоритетов среди групп критериев оптимизации;
- определение методов реализации составных частей, позволяющих получить оптимальную конструкцию материнской платы и сервера (по мнению лица, принимающего решения) на наиболее ранних этапах проектирования.

Следует отметить, что с точки зрения информационной безопасности выделяют необходимый сегмент доверенного вычислительного оборудования общего или специального применения [1]. Это оборудование может создаваться только на основе микропроцессоров и контроллеров российской разработки. В связи с этим разработка и выпуск микропроцессоров российской разработки, в том числе и многоядерных, является принципиально важной задачей.

На данный момент на рынке высокопроизводительных серверов широко представлены многопроцессорные решения с неоднородным доступом к оперативной памяти [2]. Процессоры для реализации таких решений имеют межпроцессорные каналы повышенного быстродействия для соединения друг с другом. Пример топологии многопроцессорной системы с каналами межпроцессорного обмена представлен на рисунке 1.

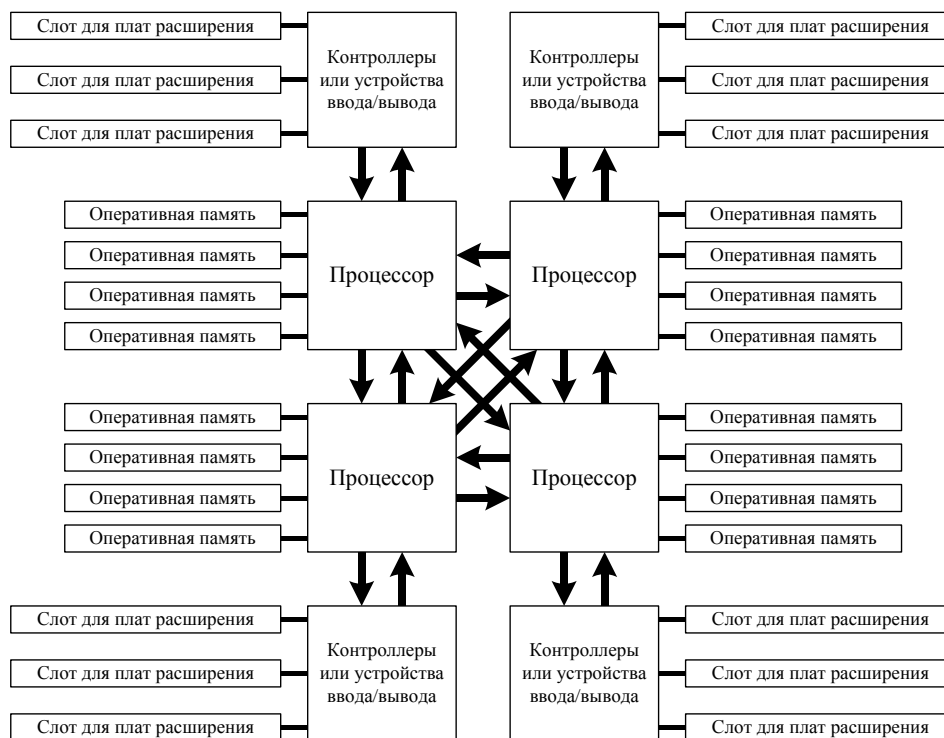


Рис. 1. Пример топологии связей в многопроцессорной системе на основе процессоров «Эльбрус-8С».

Наличие каналов межпроцессорного обмена с неоднородным доступом к общей памяти крайне важно для развития каждой архитектуры микропроцессоров и их применения в серверных решениях. Традиционными

являются серверные решения на основе одной двухпроцессорной или четырехпроцессорной материнской платы с установкой в серийный корпус (chassis). Для тестирования такого традиционного серверного решения и микропроцессора «Эльбрус-8С» выполнена разработка стенда на основе четырехпроцессорной материнской платы.

Следует отметить, что при разработке микропроцессоров важным также является создание стендов тестирования опытных образцов процессоров и разбраковки изготавливаемых серий. Как правило, такие стенды для многоядерных микропроцессоров с каналами межпроцессорного обмена выделяются оригинальной конструкцией и решениями для ее реализации, что требует дополнительных затрат на их создание. Разработанная же материнская плата может быть использована, помимо стенда тестирования, и в таких стендах, что автоматически исключает такие затраты.

Процесс многокритериальной оптимизации состоял из следующих подзадач:

- оптимизация расположения выводов корпуса микросхемы;
- оптимизация расположения компонентов в типовом блоке микропроцессора;
- оптимизация расположения компонентов и типовых блоков микропроцессора на материнской плате;
- оптимизация параметров конечного изделия с целью обеспечения необходимого уровня защищённости.

Эксперименты, проводимые в рамках МКО, включали в себя макетирование, оценку решений, расчеты производительности.

В отличие от раздельной разработки корпуса, типового блока и материнской платы с учётом экономических, технических и технологических ограничений, весь процесс рассматривался как единая задача оптимизации по большому количеству критериев. Так, в частности, матрица выводов процессора оптимизировалась с учётом не только простоты разводки коммутационной платы корпуса (substrate), но и с учётом расположения компонентов в типовом блоке микропроцессора; сам типовой блок при этом проектировался так, чтобы упростить организацию связей на материнской плате; материнская плата проектировалась, исходя из позиций необходимости выполнения требований соответствующего класса защищённости. Конкретное решение принималось по всей совокупности параметров, после чего производилась корректировка параметров на каждом из уровней проектирования.

Оптимизация выводов корпуса микросхемы.

При проектировании матрицы выводов микропроцессора учитывалась топология корпуса микропроцессора и топология материнской платы многопроцессорного сервера, на которой должны быть размещены типовые блоки микропроцессора, реализующие оперативную память и питание, относящиеся к микропроцессору, а также выводящие для последующей трассировки каналы межпроцессорных связей и связей ввода-вывода.

В рамках решения задачи МКО после назначения выводов корпуса производилась оптимизация их расположения. При этом учитывалась оптимальность трассировки коммутационной платы корпуса (в ручном режиме) и возможность автоматической трассировки кристалла.

На рисунке 2 показана матрица выводов микропроцессора.

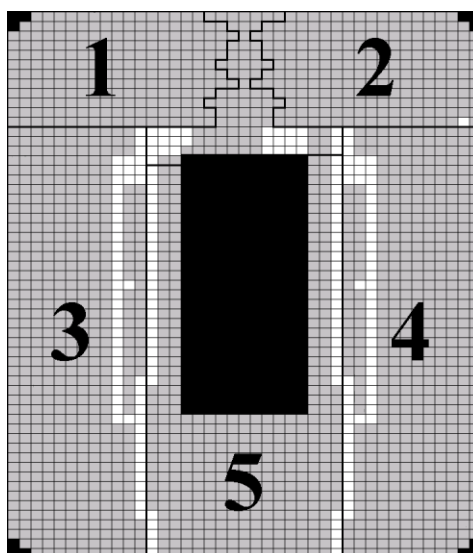


Рис. 2. Матрица выводов микропроцессора. 1, 2 – зоны каналов межпроцессорных связей (3 шт.) и связей ввода-вывода (1 шт.); 3, 4 – зоны каналов памяти (4 шт.); 5 – зона выводов питания ядра микропроцессора. Чёрным цветом показаны зоны корпуса, свободные от выводов; серым цветом – выводы питания и обмена данными; белым цветом – неиспользуемые выводы. Выводы, не принадлежащие ни одной из зон, служат для вывода служебных низкоскоростных сигналов (JTAG, сигналы сброса и т. п.)

Из рисунка видно, что матрица выводов разбита на 5 визуальных зон. Следует отметить, что зона контактов питания ядер микропроцессора (5) вынесена в нижнюю часть корпуса с той целью, чтобы в типовом блоке

процессора разместить источники питания в непосредственной близости от этой зоны для обеспечения качества питания. Зоны высокоскоростных сигналов вынесены на определённые края корпуса с целью минимизации длин проводников и упрощения разводки как каналов памяти (по обеим широким сторонам микропроцессора – зоны 3 и 4), так и высокоскоростных связей (три межпроцессорные и одна связь ввода-вывода, зоны 1 и 2).

Назначение выводов корпуса микропроцессора для зон 1–4 осуществлялось с учётом требования о минимизации количества слоев для трассировки высокоскоростных сигналов между микропроцессором и слотом DIMM DDR3 на материнской плате. В итоге была достигнута возможность трассировки канала памяти в двух слоях. За счет того, что проводники каждого из двух каналов в зонах 3 и 4 размещены на разных слоях, для трассировки суммарно четырех каналов памяти требуется четыре сигнальных слоя на материнской плате, что является достаточно хорошим показателем для микропроцессора подобного класса сложности.

Зоны 1 и 2 размещены на одной из узких сторон корпуса микропроцессора. Данные зоны включают в себя три канала межпроцессорных связей и один канал ввода/вывода. При назначении выводов корпуса учитывались требования к разводке четырехпроцессорной материнской платы также в четырех сигнальных слоях. При этом принималась в расчёт структура блоков физических уровней (PHY) на кристалле, изменение порядка выводов в которых невозможно.

После проведения нескольких итераций МКО было выяснено, что при оптимальном размещении групп выводов корпуса для трассировки печатной платы требуется четыре сигнальных слоя, и при этом трассировка каналов оперативной памяти, межпроцессорных связей и канала ввода/вывода не пересекаются друг с другом.

В целях обеспечения необходимых характеристик питания ядер микропроцессора при проектировании коммутационной платы (substrate) корпуса процессора появилась возможность предусмотреть область без выводов в центре корпуса, которая позволяет разместить 119 низкопрофильных керамических конденсаторов форм-фактора 0204 со стороны выводов [3].

Стоит отметить, что прямоугольная форма микропроцессора, несмотря на несколько большие размеры, позволяет более компактно разместить оперативную память в типовом блоке микропроцессора, поэтому такой форме в процессе МКО было отдано предпочтение перед стандартной квадратной. По результатам оптимизации габариты корпуса составили 59 × 43 мм.

Типовой блок микропроцессора

Для упрощения процесса разработки четырехпроцессорной материнской платы был создан типовой блок микропроцессора. На рисунке 3 представлен пример данного блока для микропроцессора «Эльбрус-8С» с выделенными зонами типовых элементов.

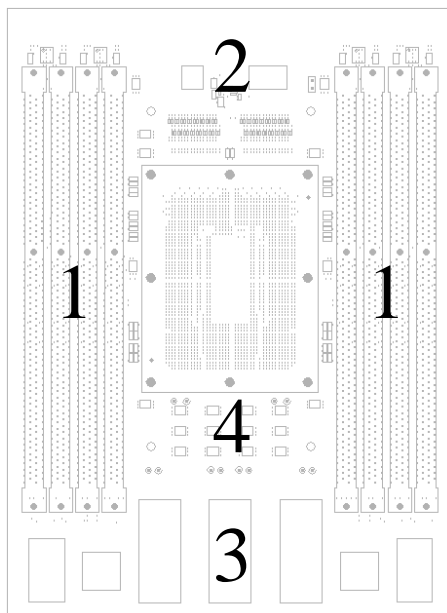


Рис. 3. Размещение компонент типового блока микропроцессора. 1 – модули оперативной памяти; 2 – источники синхросигнала и выходы на каналы межпроцессорных связей и связи ввода-вывода; 3 – источники питания микропроцессора; 4 – емкостные фильтры питания.

Типовой блок микропроцессора с учётом расположения выводов корпуса также разбит на несколько зон, обозначенных на рисунке, при этом подача питания осуществляется с одной из узких сторон, синхросигнала – с другой (там же расположены высокоскоростные межпроцессорные связи и связь ввода-вывода); четыре канала связи с оперативной памятью DDR3 (по два слота на канал) расположены попарно с обеих широких сторон микропроцессора.

В типовом блоке произведена трассировка каналов оперативной памяти с учётом всех технологических норм для памяти типа DDR3. Так же произведена трассировка выходов межпроцессорных связей и связи ввода-вывода до ближних к процессору выводов развязывающих конденсаторов. С противоположных выводов конденсаторов на

материнской плате предусматривается трассировка линий, соединяющих процессора друг с другом, с контроллером периферийных интерфейсов и со слотами ввода-вывода.

При проектировании системы питания микропроцессора, состоящей из восьми различных номиналов с отличающимися требованиями по мощности, из-за больших габаритов реализация системы питания на дискретных элементах была признана нецелесообразной. Были рассмотрены решения, предлагаемые основными ведущими фирмами-производителями интегрированных источников питания, такими как General Electric, Texas Instruments, PowerOne, Murata, Linear Technology и TDK.

С учётом факторов стоимости, ремонтпригодности, габаритных размеров и КПД источников питания было выбрано наиболее оптимальное решение по результатам оптимизации. Таким образом, в системе питания микропроцессора используются источники питания фирмы General Electric. Для подключения питания ядер процессора используется связка из трех микросхем MDT040 с эффективностью 92%. Данная связка позволяет обеспечить ток величиной 120 А. Для питания оперативной памяти используются две микросхемы питания UDT020 с эффективностью 96% и номинальным током 20 А. Каждая из данных микросхем обеспечивает питанием два канала памяти. Для питания каналов межпроцессорных связей и связи ввода-вывода используется микросхема PDT003 с эффективностью 94% и выходным током в 3 А. Для питания драйверов высокоскоростных каналов процессора используется источник питания PDT006 с эффективностью 94% и выходным током 6 А.

В процессе МКО учитывался тот факт, что три из четырёх используемых типов микросхем (UDT020, PDT003, PDT006) удовлетворяют стандарту DOSA Power Standard [4]. Это дает возможность при необходимости сменить фирму-производителя источников питания, а значит – снизить зависимость от конкретного поставщика и производителя. Данный факт, хоть и не влияет напрямую на показатель импортозамещаемости компонент сервера, тем не менее, снижает возможность «блокировки на производителя» (vendor lock) в отношении важных составных частей материнской платы, коими источники питания микропроцессора, безусловно, являются.

Четырехпроцессорная материнская плата и корпус

Размеры типового блока микропроцессора не позволяют разместить четыре таких блока на материнских платах стандартного размера, например, платах форм-факторов ATX (305 × 244 мм), SSI EEB / E-ATX (305 × 330 мм), EE-ATX (347 × 330 мм), WTX (356 × 425 мм), SWTX (406 × 330 мм), SSI MEB (411 × 330 мм). В связи с этим в процессе МКО системы «материнская плата – корпус» для стенда тестирования микропроцессора «Эльбрус-8С» был выбран размер четырехпроцессорной материнской платы 416,6 × 332,4 мм, но при этом её часть длиной 289 мм, на которой расположены процессорные блоки, имеет глубину, увеличенную с 332,4 мм до 426,5 мм, что позволяет правильно разместить указанные блоки. Таким образом, материнская плата представляет собой прямоугольник 416,6 × 426,5 мм с одним вырезанным углом. Такая форма подходит для использования в корпусах серии SC-828 компании Supermicro и в совместимых с ними. Существует резерв габаритов, позволяющий уменьшить базовые размеры материнской платы до 406 × 330 мм с глубиной в зоне процессорных блоков 420 мм, что позволит использовать данную плату в большинстве корпусов, позволяющих установку материнских плат форм-фактора SWTX, но допускающих перестановку вентиляторов охлаждения в зоне процессоров на глубину 420 мм (к примеру, корпуса серии SC-818 компании Supermicro и совместимые с ними). Кроме того, для использования материнской платы в специализированном сервере с возможностью одностороннего обслуживания было принято решение изготовить заказной корпус форм-фактора Rackmount 3U.

Учитывая то, что выбранный корпус оборудован системой питания стандарта SSI EEB, на материнской плате предусмотрены соответствующие разъёмы питания, но при этом допускается питание материнской платы и от блока питания стандарта ATX12V/EPS12V соответствующей мощности с подключением не менее двух 4- или 8-контактных разъёмов в 8-контактные гнезда материнской платы.

В дальнейшем планируется разработка отечественного аналога корпуса в рамках трёхэтапного процесса:

- анализ конструктивных особенностей имеющихся импортных корпусов фирмы Supermicro;
- разработка конструкторской документации на корпус и заказное производство на зарубежных заводах;
- перенос производства корпусов на отечественные заводы.

В процессе МКО была признана необходимость использования корпуса нестандартного форм-фактора, но поскольку критериями оптимизации являлись как стандартизация, так и процент импортозамещаемых элементов в продукции, было предусмотрено как использование серийно производимых серверных корпусов (для применений, в которых показатель импортозамещаемости не так важен, к примеру, стенды тестирования и разбраковки), так и возможность разработки корпусов для производства на отечественных заводах (для доверенных систем).

Кроме того, материнская плата обладает возможностью использования в стендах тестирования и разбраковки серий микропроцессоров [5], для чего предусмотрена возможность оборудования её разъёмами («сокетами») для быстрой установки-изъятия процессоров. Поскольку для стендов тестирования и разбраковки показатель импортозамещаемости не имеет преимущественного значения, было принято решение об использовании разъёмов, разработанных и произведённых фирмой Ironwood специально для процессоров «Эльбрус-8С» (отечественные разъёмы со схожими параметрами отсутствуют).

Данные разъёмы позволяют соблюсти требования к качеству сигнала, благодаря реализации параметров линий (сопротивлений, емкостей и индуктивностей), специфичных для VGA-микросхем, и в то же время дать возможность разбраковки на одном стенде множественных партий микросхем (по спецификации производителя данные разъёмы имеют номинальное количество актов установки-изъятия микропроцессора более 10000).

Размещение компонент материнской платы, включая типовые блоки микропроцессора, представлено на рисунке 4.

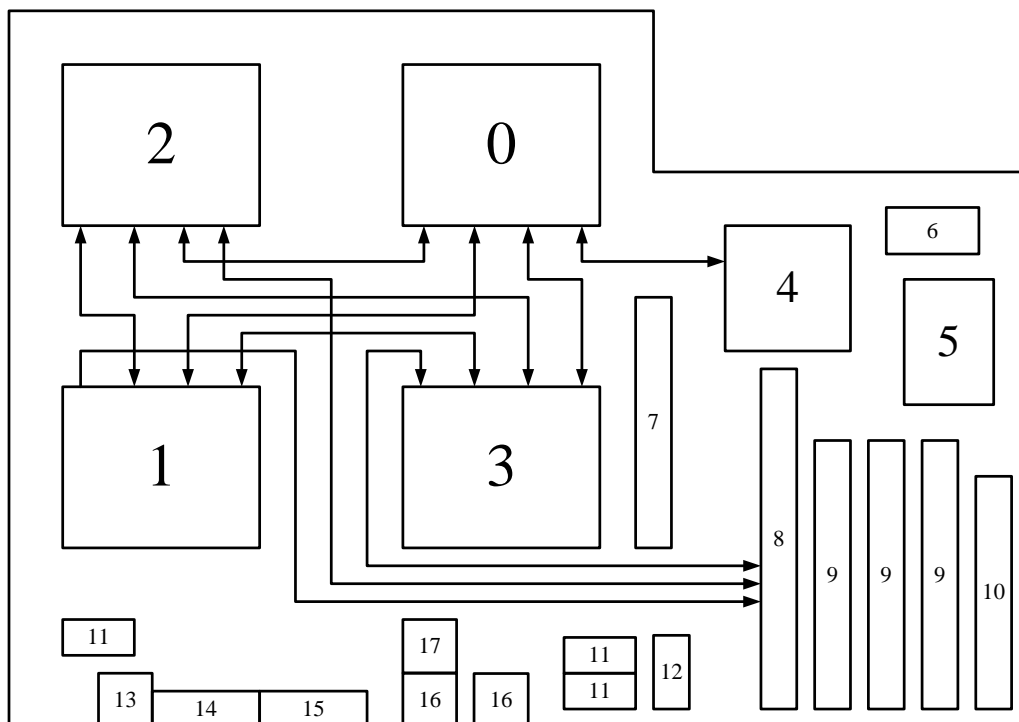


Рис. 4. Размещение компонент на материнской плате. 0–3 – процессорные блоки (согласно внутренней нумерации операционной системы); 4 – контроллер периферийных интерфейсов «КПИ-2» 1998ВГ2Я; 5 – внешняя память на флэш-карте форм-фактора CompactFlash; 6 – набор разъемов Serial ATA (8 шт.); 7 – разъем модуля системного управления, совместимого с PPM-700R фирмы PigeonPoint; 8 – разъем прямого интерфейса с процессором для высокоскоростных специализированных карт ввода-вывода; 9 – разъемы для карт форм-фактора PCI Express; 10 – разъем для карт форм-фактора PCI (3,3 В, 33/66 МГц); 11 – внутренние разъемы USB 2.0; 12 – внутренний разъем устройств передней панели корпуса; 13 – внешний (выведенный на планку ввода-вывода ATX) двойной разъем USB; 14 – внешний разъем TIA-232 («COM-порт»); 15 – видеовыход, совместимый с VGA; 16 – разъемы основной сети Ethernet (10/100/1000BASE-TX); 17 – разъем сети управления (10/100BASE-TX). Стрелками показаны топологии межпроцессорных связей и связей ввода-вывода согласно их расположению на материнской плате. Размеры и пропорции компонентов изображены условно.

Четыре процессорных блока соединяются друг с другом с помощью межпроцессорных связей (InterProcessor Link – IPLink) разрядности 16 бит с пропускной способностью 6,25 Гбит/с. Процессорный блок № 0 соединяется связью ввода/вывода (Input-Output Link – IOLink) с контроллером периферийных интерфейсов (КПИ) 1991ВГ2Я. Пропускная способность данного канала также составляет 6,25 Гбит/с при аналогичной разрядности (16 бит). С процессорных блоков №№ 1, 2, 3 аналогичные связи ввода-вывода выведены на специализированный разъем, позволяющий передать 48 полнодуплексных дифференциальных сигналов на специализированную карту расширения. Предполагается разработка карт для данного интерфейса, содержащих разнообразные контроллеры по требованиям заказчиков, к примеру, карта межмашинного обмена для организации вычислительных кластеров или карта расширения дисковой подсистемы для организации систем хранения данных.

С контроллера периферийных интерфейсов 1991ВГ2Я выведены следующие интерфейсы:

- 8 разъемов для подключения жестких дисков стандарта Serial ATA;
- разъем для подключения флэш-карт стандарта Compact Flash;
- 3 канала сетевых интерфейсов IEEE 802.3ab 10/100/1000BASE-TX (Gigabit Ethernet);
- 8 разъемов USB 2.0 (два из которых выведены на панель ввода-вывода);
- 3 разъема PCI Express x16, из которых работают либо два по схеме «x16 + x4», либо три по схеме «x8 + x8 + x4» или «x16 + x1 + x1»;
- разъем PCI с разрядностью 32 бита, напряжением питания 3,3 В и тактовой частотой 33 или 66 МГц;
- коммуникационный порт TIA-232.

Также данная материнская плата снабжена встроенным видеоконтроллером SM718 фирмы SiliconMotion и разъемом VGA-совместимого видеовыхода.

Опыт разработки четырехпроцессорных материнских плат для микропроцессора предыдущего поколения («Эльбрус-4С») с применением широко распространенных стеклотекстолитов FR-4 фирмы DURAVER показал наличие значительных потерь данных в каналах межпроцессорного обмена и ввода-вывода. Наблюдаемый уровень потерь критичен в случае применения для реализации данных связей распространенных преобразователей

интерфейса PCI Express или CEI-6G (в частности, предельная скорость передачи данных по одной линии связи на внутреннем слое длиной более 12 см составила 3 Гб/с). В результате МКО в отношении технологических материалов в связи с этим фактом было принято решение о нецелесообразности использования данной марки стеклотекстолита.

Для изготовления печатной платы был выбран стеклотекстолит IT-150DA с низким тангенсом угла потерь [6]. Моделирование передачи данных между процессорами со скоростью 6 Гб/с в среде Cadence Sigriy SystemSI-SLA II показало, что уровень потерь во внутреннем слое печатной платы при длине трассы 30 см, ширине трассы 125 мкм и расстоянии 150 мкм между трассами дифференциальной пары составил 5,9 дБ, что допустимо для упомянутых приёмопередатчиков.

При оценке производительности данной материнской платы как основы для построения сервера была получена величина пиковой производительности, равная 1 Тфлопс.

Защищённый сервер на основе материнской платы

Архитектура «Эльбрус» обладает важными преимуществами, определяющими предпочтительность её использования в доверенных импортозамещающих серверах. Это, в частности, факт защищённости от большинства вредоносного ПО, которое не обладает возможностью самопроизвольного запуска на процессорах архитектуры, отличной от x86 и других распространённых архитектур, а также возможность реализации доверенной загрузки вычислительного оборудования и использования программных и аппаратных средств шифрования, в том числе, требующих интегрированного аппаратного датчика случайных чисел.

Для демонстрации данных возможностей, а в перспективе – для серийного производства и поставки потребителям был спроектирован четырёхпроцессорный сервер на основе разработанной материнской платы, а также предложен технический проект многомашинной серверной стойки с возможностью объединения 10 серверов в вычислительный кластер, в которой данные сервера могут служить, к примеру, блоками обработки информации, межсетевыми экранами и т. п.

Предполагается сертификация разработанного сервера по требованиям 2 класса защищённости в соответствии с руководящим документом Гостехкомиссии России 1992 года «Средства вычислительной техники. Защита от несанкционированного доступа к информации». Показатели защищённости от несанкционированного доступа к информации» и по требованиям 2 уровня отсутствия недеklarированных возможностей в соответствии с руководящим документом Гостехкомиссии России 1999 года «Защита от несанкционированного доступа к информации, Часть 1. Программное обеспечение средств защиты информации. Классификация по уровню контроля отсутствия недеklarированных возможностей».

Сервер выполнен в стандартном форм-факторе Rackmount 3U, позволяет установку до 5 карт расширения или планок портов половинной высоты, а также устройства хранения данных форм-фактора 5,25". Сервер снабжён дублированным блоком питания фирмы Zipru мощностью 700 Вт, при этом возможна замена блока питания на обладающий другими характеристиками; так, фирма Zipru производит совместимые блоки питания мощностью до 1200 Вт, а также рассчитанные на питание не от сети переменного тока 220 В / 50 Гц, а от сети постоянного тока напряжением 27 В.

В перспективе допускается комплектование сервера сенсорным экраном малого формата (до 12 см в диагонали), устанавливаемым на переднюю панель для возможности управления сервером «на месте», без подключения дополнительных монитора, клавиатуры и других устройств.

Стоит отметить, что сервер предназначен для одностороннего обслуживания, что позволяет использовать его в специальных окружениях с доступом только к передней стенке, как то – перевозимые системы. Задняя стенка сервера служит исключительно для выброса горячего воздуха вытяжными вентиляторами системы охлаждения.

Внешний вид передней панели сервера показан на рисунке 5.

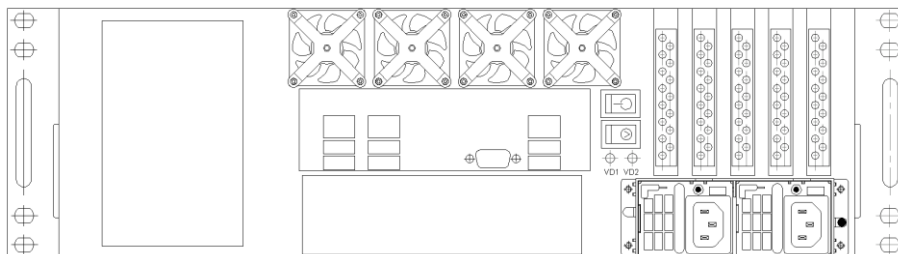


Рис. 5. Внешний вид передней панели сервера.

Предусматриваются такие меры защиты сервера от несанкционированного доступа, как возможность установки систем экстренного уничтожения информации с магнитных дисков, возможность реализации средств доверенной загрузки, возможность удалённого управления сервером и отслеживания событий, относящихся, в том числе, к информационной безопасности.

Работа сервера осуществляется под управлением операционной системы «Эльбрус» на основе GNU/Linux и собственного комплекта общего и специального программного обеспечения. Следует отметить, что при необходимости имеется возможность исполнения программного кода, собранного для платформы x86 в рамках аппаратного двоичного транслятора.

Новизна результатов

Авторы считают, что в данной работе новыми являются следующие положения и результаты:

- разработанный сервер представляет собой единственное на данный момент на российском рынке многопроцессорное серверное решение на основе микропроцессоров и контроллеров периферийных интерфейсов российской разработки, подлежащее сертификации по требованиям 2 класса защищённости в соответствии с руководящим документом Гостехкомиссии России 1992 года «Средства вычислительной техники. Защита от несанкционированного доступа к информации. Показатели защищённости от несанкционированного доступа к информации» и по требованиям 2 уровня отсутствия недеklarированных возможностей в соответствии с руководящим документом Гостехкомиссии России 1999 года «Защита от несанкционированного доступа к информации, Часть 1. Программное обеспечение средств защиты информации. Классификация по уровню контроля отсутствия недеklarированных возможностей»;
- приёмы многокритериальной оптимизации позволили разработать сервер в сжатые сроки и при небольших затратах, что является на данный момент принципиальным шагом к упрощению разработки сложных систем на основе многоядерных микропроцессоров отечественной разработки.

Заключение

По результатам данной работы в ходе единого процесса МКО были разработаны:

- восьмиядерный микропроцессор «Эльбрус-8С» с архитектурой «Эльбрус»;
- типовой блок микропроцессора, служащий эталоном (reference design) для разработки многопроцессорных материнских плат;
- материнская плата, содержащая 4 микропроцессора и имеющая широкие возможности по использованию в различных корпусах в рамках импортозамещающих продуктов;
- защищённый доверенный сервер на основе упомянутой материнской платы;
- технический проект вычислительного комплекса, состоящего из 10 серверов.

Исходя из принципа повышения показателей импортозамещаемости компонент доверенного сервера, были приняты решения, касающиеся не только необходимых компонент, таких как центральный процессор и контроллер периферийных интерфейсов, но и корпуса сервера, источников питания и др. Материнская плата разработана с расчётом на использование её не только в сервере, но и в технологическом оборудовании.

По результатам процесса были приняты следующие рекомендации и выводы:

- рассмотрение процесса разработки как задачи МКО и применение соответствующих методов её решения позволяет упростить разработку и избежать некоторых проблем;
- в процессе решения задачи МКО возможно добиться улучшения изначально заявленных свойств изделия (импортозамещаемость, уровень стандартизации, защищённость, расширяемость, возможность повторного использования разработанных объектов) и предусмотреть пути расширения архитектуры (к примеру, специализированными картами ввода-вывода);
- учёт потенциальных особенностей разработанных компонентов в рамках МКО даёт возможность реализации дополнительных назначений компонентов – к примеру, использование сервера как элемента для построения вычислительных комплексов кластерного типа; материнской платы – для построения технологических стендов; типового блока процессора – для построения материнских плат другой конфигурации и с другими требованиями по количеству процессоров и особенностям ввода-вывода.

Список литературы

- [1] Бычков И.Н., Рябцев Ю.С., Трушкин К.А., Халиуллин Ю.Х. Анализ электронных компонент для доверенного вычислительного оборудования. // Вопросы радиоэлектроники / Выпуск 3. Серия ЭВТ. — М. 2014 г. — С. 131—146.
- [2] Бычков И.Н., Молчанов И.А., Халиуллин Ю.Х. Проектные решения для вычислительных блоков беспилотной техники. // Международная молодежная научная конференция XL Гагаринские чтения / Научные труды в 9 томах. Том 3. - М. 2014 г. - С. 8-9.
- [3] Бычков И. Н. Разработка корпуса многоядерного процессора на основе керамической коммутационной платы. // Проблемы разработки перспективных микро- и наноэлектронных систем—2014: Сборник трудов / под общ. ред. академика РАН А.Л. Стемповского. — М.: ИПИМ РАН, 2014. — Часть II. — С. 163—166.
- [4] Distributed-power Open Standards Alliance Standard Specification Document, Third Generation, High Density, Non-Isolated MICRO Converter // URL: <http://www.dosapower.com/standards/DOSA%20Third%20Generation%20High%20Density%20MICRO%20Specifications.pdf> . Дата обращения 15.12.2014г.
- [5] Бычков, И. Н., Воробьёв, А. С., Рябцев, Ю. С. Стенд тестирования и разбраковки многоядерных процессоров // Приборы. — 2015. — №2 (176). — С. 16—22.
- [6] High Tg and High Speed Advanced Multifunctional Epoxy, Ultra Low Dk/Df Laminate & Prepreg // URL: http://www.iteq.com.tw/db/UploadFiles/IT-150DA%20_SE_%20datasheet.pdf . Дата обращения 15.12.2014г.