

Кожин А.С., АО «МЦСТ», МФТИ (ГУ), Москва
Альфонсо Д.М., АО «МЦСТ», Москва
Кожин Е.С., АО «МЦСТ», Москва
Костенко В.О., АО «МЦСТ», ПАО «ИНЭУМ им. И.С. Брука», Москва
Поляков Н.Ю., АО «МЦСТ», МФТИ (ГУ), Москва
Смирнова Е.В., АО «МЦСТ», Москва
Смольянов П.А., АО «МЦСТ», Москва

ЛОГИЧЕСКОЕ ПРОЕКТИРОВАНИЕ ВОСЬМИЯДЕРНОГО МИКРОПРОЦЕССОРА «ЭЛЬБРУС-8С»

Создание отечественного микропроцессора «Эльбрус-8С» было начато компанией АО «МЦСТ» в конце 2011 года с участием специалистов ПАО «ИНЭУМ им. И.С. Брука». Целью работы стало достижение быстродействия не менее 150 Gflops на операциях с одинарной точностью (FP32), что в 3 раза превышает вычислительную мощность микропроцессора предыдущего поколения «Эльбрус-4С». Так как на производительность микропроцессора влияет множество его компонентов и составных блоков, некоторые из которых могут стать «узким» местом системы и существенно ограничить быстродействие, на этапе логического проектирования было необходимо решить целый ряд основных задач:

- увеличить производительность процессорного ядра;
- увеличить число процессорных ядер и разработать новую схему коммутации соединений;
- разработать новую иерархию кэш-памяти для улучшения межъядерного взаимодействия;
- повысить пропускную способность подсистемы памяти и подсистемы ввода-вывода;
- оптимизировать протоколы межъядерной и межпроцессорной когерентности;
- реализовать технологии энергосбережения, отказоустойчивости и повышения выхода годных микропроцессоров.

В совокупности с технологическими ограничениями на занимаемую площадь и рассеиваемую мощность поставленные задачи потребовали комплексного и глубокого изменения дизайна микропроцессора «Эльбрус-4С», взятого за основу.

В результате пиковая производительность разработанного микропроцессора «Эльбрус-8С» составила 250 Gflops на операциях с одинарной точностью (FP32) при расчетной частоте 1.3 ГГц. Переход на технологию 28 нм позволил разместить на одном кристалле восемь ядер, построенных по обновленной версии архитектуры «Эльбрус» собственной разработки; каждое ядро может исполнять до 25 операций за такт в скалярном режиме (32-х и 64-х разрядные данные) и до 41 операции за такт в векторном режиме (упакованные 32-х разрядные данные). Для ускорения доступа в память и повышения эффективности работы нескольких ядер с общими данными в состав микропроцессора внедрена общая кэш-память третьего уровня объемом 16 МБ. Ядра подключаются к общей кэш-памяти посредством распределенного двунаправленного буферизирующего кольца, обеспечивающего пиковую пропускную способность по чтению из общей кэш-памяти 333 ГБ/с. Когерентные справочники выполняют фильтрацию запросов и снижение когерентного трафика как на межъядерном, так и на межпроцессорном уровне. В состав микропроцессора входят следующие контроллеры современных высокоскоростных интерфейсов:

- четыре контроллера каналов оперативной памяти DDR3-1600 с суммарной пиковой пропускной способностью 51.2 ГБ/с и возможностью установки до 64 ГБ памяти на процессор;
- три контроллера дуплексных каналов межпроцессорных обменов с пропускной способностью 8 ГБ/с в каждую сторону, позволяющие объединять до 4

процессоров в NUMA систему с общей когерентной памятью;

- контроллер дуплексного канала ввода-вывода с пропускной способностью 8 ГБ/с в каждую сторону, совместимый с южным мостом КПИ-2 собственной разработки.

Также в микропроцессоре реализован ряд технологий энергосбережения, отказоустойчивости и повышения выхода годных (отключение ядер, поиск и исправление ошибок по схеме SECDED, резервирование столбцов в блоках памяти и др.).

Флагманский микропроцессор компании АО «МЦСТ» «Эльбрус-8С» стал первым российским восьмиядерным микропроцессором, изготовленным по технологии 28 нм. Область его применения включает в себя рабочие станции, серверы, программные коммутаторы и маршрутизаторы.