

**Автоматизация построения моделей коммутационных систем, связывающих
компоненты многоядерного микропроцессора**

Р.В. Деменко, А.С. Кожин

Московский физико-технический институт (государственный университет)

ЗАО «МЦСТ»

Одним из приоритетных направлений развития современных микропроцессоров является увеличение числа размещаемых на кристалле процессорных ядер. Вместе с тем возрастает объем размещаемых на кристалле блоков памяти - современные многоядерные микропроцессоры имеют многоуровневую иерархию кэшей. Параметры системы коммутации, связывающей компоненты такого микропроцессора, оказывают значительное влияние на характеристики вычислительной системы в целом: на производительность, выделяемую мощность, надежность [1].

В рамках проектирования МП «Эльбрус-8С» была разработана потактово-точная SystemC-модель распределенного коммутатора, связывающего восемь процессорных ядер и восемь банков кэш-памяти третьего уровня [2, 3]. Использование этой модели для анализа параметров масштабированной на большее число абонентов системы коммутации осложняется необходимостью расширять функциональность основных составных элементов модели (очереди, арбитры и коммутаторы с произвольным количеством портов) и обобщать принципы, используемые в микропроцессоре «Эльбрус-8С».

Для нивелирования возросшей сложности процесса построения и отладки модели каждого нового варианта системы коммутации были предложены

- набор примитивов, позволяющих формально описать коммутационную систему (в терминах абонентов, маршрутизаторов, портов и временных параметров обработки пакетов),
- инструмент автоматического построения SystemC-модели по формальному описанию.

В результате удалось избежать сопряженного с большой вероятностью ошибки ручного построения SystemC-модели, сохранив при этом точность моделирования.

Предлагаемые примитивы и инструмент автоматизации позволяют описывать системы коммутации с иерархической структурой произвольной сложности, обеспечивая удобную схему задания параметров модели и обработку результатов моделирования.

Литература

1. *Pasricha S., Dutt N.* On-chip communication architectures: system on chip interconnect. – Morgan Kaufmann, 2008.
2. *Кожин А.С., Сахин Ю.Х.* Коммутация соединений процессорных ядер с общим кэшем третьего уровня микропроцессора «Эльбрус-4С+». – «Вопросы радиоэлектроники», сер. ЭВТ. – 2013. – вып. 3.
3. *Grötter T. et al.* System Design with SystemC. – Springer Science & Business Media, 2002.