

В.С. Аверьянов^{1,3}, С.А. Черепанов²¹Московский физико-технический институт (государственный университет)²Институт электронных управляющих машин им. И.С. Брука³АО «МЦСТ»

Одним из распространенных способов сокращения времени доступа к подсистеме памяти за счет увеличения числа попаданий в кэш является аппаратный механизм, при котором блок предвыборки начинает загружать строки кэша в L1 до того, как их запрашивает ядро. На этом основании при проектировании микропроцессора МЦСТ R-2000 была поставлена задача создать эффективный блок предвыборки, по возможности используя минимум аппаратных ресурсов.

Исходя из этой предпосылки было рассмотрено несколько приведенных в литературе алгоритмов, среди которых был выбран алгоритм последовательной предвыборки с переменной глубиной [1]. Он основан на принципе пространственной локальности и при обращении процессора к некоторому блоку памяти, заранее начинает загрузку нескольких, следующих по адресу, блоков. Их количество зависит от эффективности работы блока предвыборки - чем больше предварительно выбранных блоков в конечном итоге используется ядром, тем больше глубина предвыборки. Такой алгоритм прост в реализации и заметно уменьшает количество промахов на большинстве задач.

Недостатком любого блока предвыборки является загрузка ненужных строк, что приводит к вытеснению полезных данных из кэша. Ключевой особенностью данного алгоритма является то, что при малой эффективности, характерной для некоторых задач, предвыборка полностью прекращается.

Рассмотрены некоторые вариации алгоритма и эффективность работы в зависимости от параметров. Найдена группа параметров, при которых количество промахов уменьшается при относительно небольшом увеличении нагрузки на кэш и шину памяти. Результаты симуляции показывали улучшение работы кэша за счет сокращения числа промахов в L1, при незначительном увеличении нагрузки на память.

Существенно, что путем исследования вариантов изменения алгоритма для оптимальной реализации в RTL-модели удалось заметно сократить объем аппаратуры.

Результатом данной работы стала разработка блока предвыборки данных в кэш первого уровня и интеграция его в МП R-2000.

Литература

1. Dahlgren, F., M. Dubois and P. Stenstrom, "Fixed and Adaptive Sequential Prefetching in Shared-memory Multiprocessors" Proc. International Conference on Parallel Processing, St. Charles, IL, August 1993, p. I-56-63.