

М. В. Слесарев¹, С. В. Юрлин^{1,2}

¹ АО «МЦСТ», ² ПАО «ИНЭУМ им. И. С. Брука»

ОСОБЕННОСТИ РАЗРАБОТКИ И ПРИМЕНЕНИЯ АППАРАТУРЫ ТЕСТИРОВАНИЯ И РАЗБРАКОВКИ МНОГОЯДЕРНЫХ СЕРВЕРНЫХ МИКРОПРОЦЕССОРОВ

Рассматриваются проблемы тестирования и разбраковки микропроцессоров, особенности создания и применения для этих целей специализированной аппаратуры. Приводятся реализованные в АО «МЦСТ» решения, позволяющие повысить ее эффективность путем унификации базовых модулей.

Ключевые слова: микропроцессор, Эльбрус, аппаратура, стенд тестирования и разбраковки.

Введение

Тестирование и разбраковка, следующие за первоначальной отладкой, являются завершающими этапами в создании новой модели микропроцессора, успешная постановка которых определяет и успех процесса в целом. Они в решающей степени зависят от наличия специализированной аппаратуры, обеспечивающей всесторонний и детальный контроль конечного изделия в заданных режимах работы. В статье приводятся особенности разработки и применения специализированной аппаратуры в процессе выпуска многоядерных высокопроизводительных микропроцессоров семейства «Эльбрус». В силу их функциональной сложности и высоких требований к процедуре контроля до недавнего времени в данном качестве использовались передовые серверные решения АО «МЦСТ». В статье описывается новый подход, основанный на накопленном при этом опыте.

Первоначальная отладка

После изготовления опытной партии микросхем проводится первоначальная отладка, выявляющая дефекты микросхем и позволяющая найти их программные и аппаратные обходы. Этим обеспечивается устойчивое функционирование изделия для дальнейшей работы с ним.

На этапе отладки микросхемы в первую очередь могут возникнуть следующие проблемы:

- выявление внутренних неисправностей микропроцессора, связанных с физическим проектированием;

- необходимость найти диапазоны устойчивой работоспособности внешних каналов микросхемы, таких как каналы оперативной памяти, ввода-вывода и межпроцессорных обменов.

К сожалению, именно ошибки подобного рода вызывают большие трудности с их локализацией.

Как правило, неисправности приводят к нестабильной работоспособности некоторых или всех блоков в зависимости от внешних параметров, таких как напряжение питания, частота синхросигнала, температура. О неверном функционировании физических структур можно либо косвенно догадываться по некорректной работе блоков, либо использовать более скудные средства для измерений по сравнению с инструментами анализа логических ошибок. Например, ошибка в задании временного ограничения одного из сигналов при физическом проектировании блока микропроцессора «Эльбрус-4С» приводила к нестабильным сбоям при записи данных в регистровый файл из памяти. Сбои возникали в определенном диапазоне частоты синхросигнала, который зависел от напряжения питания и внутренней температуры микросхемы. Помощь в локализации неисправности оказали как встроенные средства анализа логических сигналов в микропроцессоре, так и эксперименты с изменением частоты и напряжения питания.

Другой тест выявил проблему с системой распределения напряжения питания внутри микропроцессора. Обнаружению сбоев в этом случае помогли тестовые выходы микросхемы, с помощью

которых, используя осциллограф, можно зафиксировать изменения внутреннего напряжения питания во времени.

Практика показывает, что в стенде, на котором ведется первоначальная отладка, важно иметь такие средства, как возможность плавной регулировки частоты системных синхросигналов и напряжения питания, настройки внутренних параметров микропроцессора через контакты, а также возможность проводить измерения на внешних выводах микросхемы, как тестовых, так и сигнальных.

Тестирование микросхем

Специфика процесса

Первоначальная отладка завершается после успешного прогона базовых пакетов тестов, после чего начинается процесс тестирования, в ходе которого в заявленных условиях выполняются проверка работоспособности (корректности функционирования всех узлов микросхемы) и соответствие микросхемы требуемым характеристикам производительности, потребляемой мощности, надежности и прочим.

С одной стороны, тестирование необходимо провести быстрее для уменьшения времени выхода конечного продукта, с другой – тестирование должно иметь широкое покрытие для более точного определения отсутствия неисправностей. Чтобы выполнить эти условия, используются специальные аппаратура и программное обеспечение, позволяющие:

- создать наиболее полную конфигурацию для проверки всех функциональных блоков во всех режимах;
- использовать достаточный объем программных диагностических средств для гибкого изменения внешних параметров, удобства и сокращения времени поиска причин неисправностей.

С учетом этих факторов подходящим вариантом стенда для тестирования может быть вычислительный комплекс серверного типа, позволяющий задействовать все внешние каналы тестируемой микросхемы.

Стенды тестирования

В АО «МЦСТ» при разработке многоядерных серверных микропроцессоров (МП) «Эльбрус-2S» и «Эльбрус-8C» были созданы стенды тестирования (табл. 1), имеющие схожую реализацию. Они выполнены в формате полноценных вычислительных машин в серверном 19” формате, основным элементом которых является вычислительная панель в формате SWTX или MSWTX.

В стенде для МП «Эльбрус-8C» учтена возможность построения четырехпроцессорных NUMA-систем, являющаяся одной из принципиальных особенностей, закладываемых в многоядерные серверные микропроцессоры семейства «Эльбрус». Замена контроллера периферийных интерфейсов КПИ на КПИ-2 обусловлена потребностью представить в составе стенда больше разнотипной периферии. И, наконец, учтена процедура регулярной

Таблица 1. Параметры стендов тестирования МП «Эльбрус-2S» и «Эльбрус-8C»

Параметр	Стенд для МП 1891BM8Я «Эльбрус-2S»	Стенд для МП 1891BM10Я «Эльбрус-8C»
Количество МП	4	4
Использование блоков процессорных унифицированных (БПУ)	Только в электрической схеме	Да
Варианты ведущих МП (BSP)	2	4
Контроллеры периферийных интерфейсов	КПИ (1991ВГ1Я), 2 шт.	КПИ-2 (1991ВГ2Я)
Периферийные интерфейсы	2 PCIe x8, 2 PCI 32, 2 GE, 4 USB, 8 SATA, 2 COM, 2 IDE, RDMA x8	PCIe x16, PCI 32, 3 GE, 6 USB, 8 SATA, COM, CompactFlash, 3 IOWL x4
Программное изменение номиналов питания	Нет	Да
Измерение токов по номиналам	Нет	Да
Задание режимов работы	Переключками на штыревых разъемах	Тумблерами микропереключателей
Наличие канала инженерного USB-тестирования	Нет	Через карту расширения с интерфейсом IOWL x4
JTAG-цепи	Три независимых цепи: КПИ № 1, КПИ № 2 и МП № 0–№ 1–№ 2–№ 3	Две независимых цепи: КПИ-2 и МП № 0–№ 1–№ 2–№ 3

замены микропроцессоров при тестировании, для реализации которой применяются контактирующие элементы – сокет, требующие достаточных размеров для размещения. Наличие слотов для карт расширения с интерфейсом IOWL x4 («МКВ-КПИ») позволяет осуществлять инженерное потоковое тестирование микропроцессора и проверять режим работы вычислительной системы с несколькими контроллерами периферийных интерфейсов.

Разбраковка

По окончании тестирования принимается решение об исправлении найденных ошибок и начале промышленного производства микропроцессоров. Полученные с фабрики микросхемы перед использованием по назначению проходят процесс разбраковки, а именно проверку на отсутствие неисправностей, связанных с дефектами изготовления. В отличие от тестирования в этом процессе выявляется более узкий спектр неисправностей, но действуют достаточно жесткие ограничения по времени. Анализ требований к процессу разбраковки показал, что в этом случае целесообразно использовать то же оборудование, что и для тестирования, но с запуском компактного пакета тестов, направленных на обнаружение дефектов производства.

Оценка эффективности применения аппаратуры

Работа с описанным оборудованием позволила сделать ряд выводов:

1. Создание стенда, максимально приближенного к реальному серверу вплоть до полного соответствия, оказалось весьма трудоемкой задачей. Основной проблемой становятся разные, часто противоречащие друг другу критерии проектирования. В результате ни один из стендов тестирования и разбраковки так и не стал конечным серверным решением. В то же время, при условии возможности использования сокетов, конечные серверные решения могут стать стендами для серийной разбраковки.

2. Недостаточное количество имеющихся в наличии четырехпроцессорных стендов приводит к ограничениям по вариативности и параллельности тестирования. Эти проблемы возникают из-за необходимости проверять микропроцессор в областях заложенной микроархитектуры и топологии кристалла, а также печатные платы и корпус, используя модули стенда, позволяющие реализовать различные параметры и режимы работы.

3. Практика отладки нового микропроцессора, изготовленного в кремнии, показывает, что достаточно большое время (до полугода) его тестируют в однопроцессорном режиме при различных условиях работы.

4. После выявления работоспособного микропроцессора необходимо запускать тестирование операционной системы, программы начального старта, бинарного компилятора и различных приложений. Ввиду большого объема тестируемого программного обеспечения для этого необходимо иметь несколько машин.

5. Наличие USB-канала инженерного потокового тестирования микропроцессора позволяет снизить трудоемкость локализации ошибок в микропроцессоре.

6. Для исследования причин ошибок применяются два независимых контроллера JTAG и две независимых консоли.

7. Активно используется регулировка уровней напряжения на источниках питания и рабочих частот микропроцессора.

Маршрут разработки аппаратуры тестирования

На основании полученного опыта был предложен и реализован маршрут разработки аппаратуры тестирования и разбраковки многоядерных серверных микропроцессоров.

Как показано на принципиальной схеме, приведенной на рис. 1, проектирование стенда начинается на этапе планирования кристалла микропроцессора, идет параллельно разработке корпуса и тесно увязано с ее результатами [1–7]. Основными данными выступают габариты корпуса и назначение сигналов на матрице выводов, оценка потребляемой мощности микропроцессора и подлежащие проверке функциональные возможности микропроцессора. Определяющими параметрами при этом являются:

- сведенные к минимуму размеры и количество слоев печатной платы стенда, равномерное их заполнение проводниками;
- физические размеры компонентов стенда, предусматриваемых к применению с проектируемым микропроцессором исходя из его функциональных возможностей;
- назначение сигналов на выводах связанных с микропроцессором компонентов и взаимное расположение последних;
- минимизация падения напряжения и перекосов по питанию на пути вдоль корпуса микросхемы.

Проектирование стенда для МП

Для определения приведенных параметров необходимо провести проектирование вычислительной панели, обеспечивающей выполнение большей части задач тестирования и разбраковки микропроцессора (рис. 2). Чтобы максимально унифицировать однотипные элементы панели, она

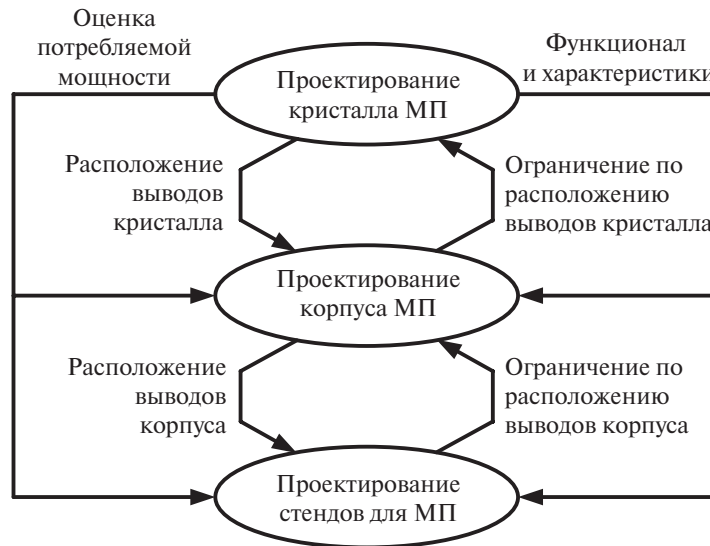


Рисунок 1. Схема зависимости задач проектирования стенда от задач проектирования микропроцессора

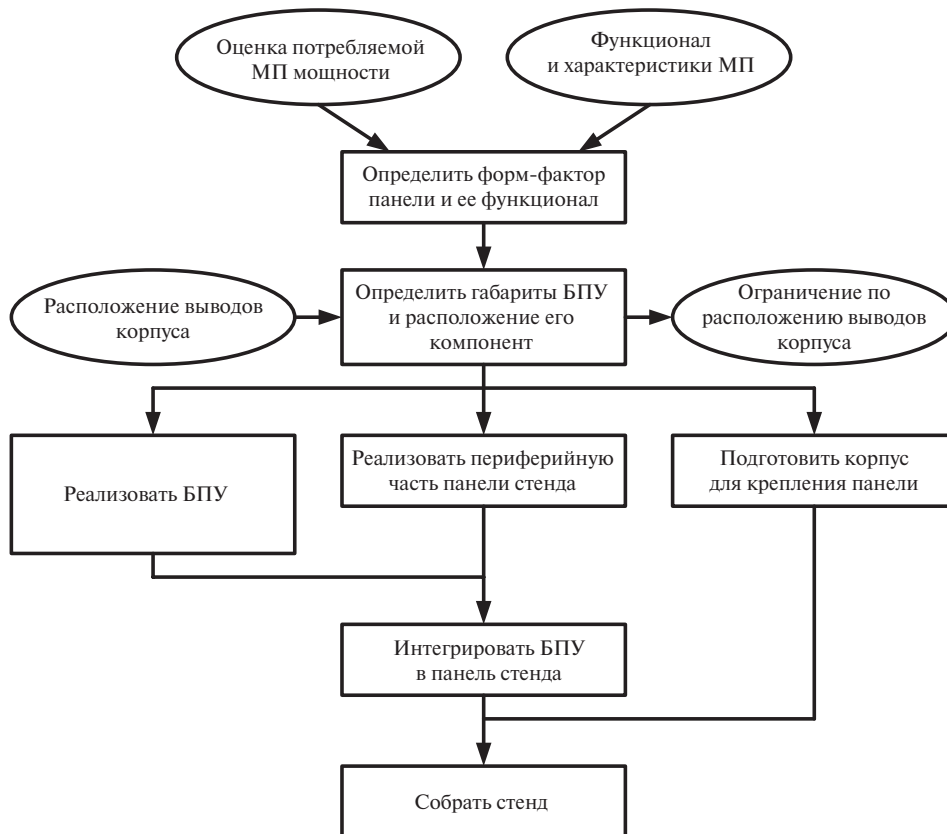


Рисунок 2. Последовательность проектирования стендов

разрабатывается с применением четырех блоков процессорных унифицированных (БПУ). БПУ включает:

- фрагмент печатной платы, содержащий микропроцессор;
- сокет каналов оперативной памяти;
- набор последовательных конденсаторов, размещенных на линиях передатчиков высокоскоростного канала взаимодействия с контроллером периферийных интерфейсов КПИ-2, который реализован на интерфейсе IOWLink;
- три набора конденсаторов, размещенных на линиях передатчиков высокоскоростных

- межпроцессорных каналов взаимодействия IPLink (A, B, C);
- генераторы синхросигналов, обеспечивающих подачу опорной частоты микропроцессора;
- микрорелепереключатели для управления служебными сигналами, предназначенными для управления заданием количества процессорных ядер и частоты высокоскоростного канала взаимодействия с контроллером периферийного интерфейса;
- систему питания.

Проектирование БПУ является весьма трудоемкой задачей и занимает большую часть времени разработки стенда. По завершении проектирования БПУ становится законченным изделием, представляемым в виде библиотечного элемента. Он может быть тиражирован как в этом, так и в любом другом изделии. Причем при условии резервирования необходимого места на панели интегрирование происходит достаточно быстро.

Расширение возможностей аппаратуры

С учетом опыта АО «МЦСТ» по тестированию и разбраковке микропроцессоров вполне обоснованным представляется разделение стендов на два типа: 1) для первичного исследовательского

тестирования; 2) для серийной разбраковки. Подходящей для первого типа видится однопроцессорная панель в формате uATX, обладающая расширенным функционалом для тестирования в однопроцессорном режиме, минимальной периферией и широким диапазоном регулировок. Ее также стоит рассматривать в качестве средства по увеличению парка машин для тестирования операционной системы и программы начального старта (ПНС), исследованию диапазона работоспособности и других. При этом не требуется доработка данных стендов для их использования в качестве серийных разбраковщиков. В качестве второго типа рассматривается непосредственно прототип четырехпроцессорного сервера в формате MSWTX (MSWTX), проектируемого с максимальным количеством периферии (в т.ч. специализированной), регулировками в диапазоне работоспособности микропроцессора, с учетом требований к серийным изделиям, с оптимизациями по цене и эффективности. При таком подходе уменьшается количество линеек сложных четырехпроцессорных систем, которые необходимо поддерживать независимо, и увеличивается количество итераций при выпуске серверов, что повышает их качество.

Положительный результат внедрения USB-канала инженерного потокового тестирования

Таблица 2. Сравнение характеристик стендов тестирования и разбраковки, созданных для микропроцессоров «Эльбрус-8С2»

Параметр	Стенд для МП 1891ВМ12АЯ «Эльбрус-8С2»	
	Форм-фактор MSWTX	Форм-фактор uATX
Количество МП	4	1
Использование БПУ	Да	Да
Система питания БПУ	Распаянная на базовых элементах система питания с программным управлением номиналов	8 Linear 4676 с программным управлением и измерением токов потребления
Контроллеры периферийных интерфейсов	КПИ-2 (1991ВГ2Я)	КПИ-2 (1991ВГ2Я)
Периферийные интерфейсы	PCIe x16 (или x8+x8), PCIe x4 + HDA, 2 PCI 32, 3 GE, 8 USB, 8 SATA, COM, VGA, IDE, CompactFlash, PCI-E M2, модуль системного управления	PCIe x16, PCI 32, 1 GE, 6 USB, 3 SATA, COM, VGA, IOWL x4, CompactFlash
Измерение токов по номиналам	Да	Да
Задание режимов работы	Тумблерами микрорелепереключателей	Тумблерами микрорелепереключателей
Наличие канала инженерного USB тестирования	Нет	Через карту расширения с интерфейсом IOWL x4
JTAG цепи	Одна цепь: МП № 0–№ 1–№ 2–№ 3–КПИ-2	Две независимых цепи: КПИ-2 и МП № 0, имеющие возможность объединения

микропроцессора показывает необходимость сохранения разъема расширения IOWL, который обеспечивает подключение карты МКВ-КПИ. Это позволит достаточно быстро проводить локализацию ошибок. В четырехпроцессорных системах для этих целей используются незадействованные для связи с КПИ-2 каналы IOWLink. В однопроцессорных системах единственный канал IOWLink используется для прямого подключения к контроллеру периферийных интерфейсов, поэтому для использования МКВ-КПИ требуется мультиплексирование.

Результаты проектирования стендов тестирования и разбраковки для микропроцессора «Эльбрус-8С2», соответствующих приведенным соображениям, представлены в табл. 2. В качестве экспериментального решения в этих стендах заложена возможность объединения цепей JTAG микропроцессоров и контроллера периферийных интерфейсов. При успешной реализации их стыковки

на физическом и программном уровнях можно будет уменьшить необходимое для отладки количество разъемов и программаторов.

Заключение

С помощью стендов для тестирования и разбраковки новых моделей микропроцессоров интегрально проверяется функционирование всех элементов микропроцессоров в различных режимах работы. Стенды, созданные в АО «МЦСТ» на базе ранее реализованных серверных решений, позволили успешно выполнить проверку микропроцессоров «Эльбрус-2S» и «Эльбрус-8С» и провести анализ факторов, позволяющих начать работу по повышению ее эффективности. Цель была достигнута путем разработки методов и аппаратуры, совмещающих основанный на использовании унифицированных блоков процесс проектирования стенда с проектированием конечного изделия.

СПИСОК ЛИТЕРАТУРЫ

1. Микроархитектура восьмиядерного универсального микропроцессора «Эльбрус-8С» / Д. М. Альфонсо, Р. В. Деменко, А. С. Кожин, Е. С. Кожин, Р. Е. Колычев, В. О. Костенко, Н. Ю. Поляков, Е. В. Смирнова, Д. А. Смирнов, П. А. Смольянов, В. В. Тихорский // Вопросы радиоэлектроники. 2016. № 3. С. 6–14.
2. Юрлин С. В., Бычков И. Н. Прототипирование на основе ПЛИС для верификации многоядерных микропроцессоров // Проблемы разработки перспективных микро- и наноэлектронных систем (МЭС). 2014. № 4. С. 45–50.
3. Мороз Я. Н. Основные этапы и методы физического проектирования микропроцессора «Эльбрус-8С» // Вопросы радиоэлектроники. 2016. № 3. С. 14–21.
4. Бычков И. Н., Воробьев А. С., Рябцев Ю. С. Разработка таблицы выводов серверного микропроцессора // Вопросы радиоэлектроники. 2015. № 3. С. 117–129.
5. Бычков И. Н. Разработка корпуса многоядерного микропроцессора на основе керамической коммутационной платы // Проблемы разработки перспективных микро- и наноэлектронных систем (МЭС). 2014. № 2. С. 163–166.
6. Бычков И. Н., Воробьев А. С., Рябцев Ю. С. Стенд тестирования и разбраковки многоядерных процессоров // Приборы. 2015. № 2 (176). С. 16–22.
7. Юрлин С. В., Фельдман В. М. Проблемы реализации модулей на основе микропроцессора АО «МЦСТ» нового поколения // Вопросы радиоэлектроники. 2016. № 3. С. 30–35.

ИНФОРМАЦИЯ ОБ АВТОРАХ

Слесарев Михаил Владимирович, начальник сектора, АО «МЦСТ», 119334, Москва, ул. Вавилова, д. 24, тел.: 8 (499) 135-62-22, e-mail: mikhail.v.slesarev@mcst.ru.

Юрлин Сергей Владимирович, к.т.н., начальник сектора, АО «МЦСТ», ПАО «ИНЭУМ им. И. С. Брука», 119334, Москва, ул. Вавилова, д. 24, тел.: 8 (905) 738-97-27, e-mail: sergey.v.yurlin@mcst.ru.

For citation: Slesarev M. V., Yurlin S. V. Features of the development and application of testing equipment and grading of multi-core server processors. Voprosy radioelektroniki, 2017, no. 3, pp. 62–68.

M. V. Slesarev, S. V. Yurlin

FEATURES OF THE DEVELOPMENT AND APPLICATION OF TESTING EQUIPMENT AND GRADING OF MULTI-CORE SERVER PROCESSORS

The article deals with the problem of testing and grading of microprocessors, particularly the creation and application for the purpose of specialized equipment. It is implemented in the JSC «MCST» solutions to increase its efficiency by unifying the basic modules.

Keywords: microprocessor Elbrus, hardware, testing and grading equipment.

REFERENCES

1. Alfonso D. M., Demenko R. V., Kozhin A. S., Kozhin E. S., Kolychev R. E., Kostenko V. O., Polyakov N. Yu., Smirnova E. V., Smirnov D. A., Smolyanov P. A., Tikhorskiy V. V. Eight-core «Elbrus-8C» Processor Microarchitecture. *Voprosy radioelektroniki*, 2016, no. 3, pp. 6–14 (In Russian).
2. Yurlin S. V., Bychkov I. N. FPGA prototyping for functional verification of multi-core processors. *Problemy razrabotki perspektivnykh mikro- i nanoelektronnykh sistem (MES)*, 2014, no. 4. pp. 45–50 (In Russian).
3. Moroz Y. N. Main stages and methods of physical design of the microprocessor «Elbrus-8C». *Voprosy radioelektroniki*, 2016, no. 3, pp. 14–21 (In Russian).
4. Bychkov I. N., Vorobev A. S., Ryabtsev Yu. S. Pinout table design for server processor. *Voprosy radioelektroniki*, 2015, no. 3, pp. 117–129 (In Russian).
5. Bychkov I. N. Design of IC package with ceramic substrate for multicore processor. *Problemy razrabotki perspektivnykh mikro- i nanoelektronnykh sistem (MES)*, 2014, no. 2, pp. 163–166 (In Russian).
6. Bychkov I. N., Vorobev A. S., Ryabtsev Yu. S. Test bench for examination and rating of multi-core processors. *Pribory*, 2015, no. 2 (176), pp. 16–22 (In Russian).
7. Yurlin S. V., Feldman V. M. Development issues of modules based on AO «MCST» new generation microprocessor. *Voprosy radioelektroniki*, 2016, no. 3, pp. 30–35 (In Russian).

AUTHORS

Slesarev Mikhail, head of sector, JSC «MCST», 24, Vavilova st., Moscow, 119334, Russian Federation, tel.: +7 (499) 135-62-22, e-mail: mikhail.v.slesarev@mcst.ru.

Yurlin Sergey, PhD, head of sector, JSC «MCST», PJSC «Brook INEUM», 24, Vavilova st., Moscow, 119334, Russian Federation, tel.: +7 (905) 738-97-27, e-mail: sergey.v.yurlin@mcst.ru.